



GY4573

双通道 4Mbps、1553B 总线收发器

1 概述

GY4573 是符合 MIL-STD-1553 总线标准的低功耗 CMOS 双通道 1553 收发器。芯片由两通道 1553 收发器组成，每通道都包括发送器和接收器，可独立工作。

发送器将互补的 CMOS/TTL 双相曼彻斯特编码数字输入信号转换成适于驱动隔离变压器的 1553 总线信号，每个发送器有一个单独的输出禁止控制信号。接收器将总线上接收到的 1553 总线信号转换成互补的 CMOS/TTL 格式的数字信号，每个接收器有一个单独的输入使能控制信号。

GY4573 数据传输速率是 4Mbps。

2 特性说明

- 符合 MIL-STD-1553A&B, ARINC708A 标准
- 质量等级符合 GJB597 B 级
- 数据传输速率支持 4Mbps
- 电源电压范围：3.3V±5%
- 工作温度范围：-55°C ~ +125°C

3 技术说明

3.1 引脚图



图 1 eSOP20/CSOP20/SBDIP20 引脚图

3.2 引脚定义

引脚序号	引脚名称	功能描述	说明
1	V _{DDA}	电源	收发器 A 的 3.3V 电源输入
2	BUSA	模拟输出	1553 总线驱动器 A，正信号
3	$\overline{\text{BUSA}}$	模拟输出	1553 总线驱动器 A，负信号
4	RXENA	数字输入	接收器 A 使能端。如果是低电平，则置 RXA 和 $\overline{\text{RXA}}$ 为低电平
5	GNDA	地	收发器 A 的地

引脚序号	引脚名称	功能描述	说明
6	V _{DD} B	电源	收发器 B 的 3.3V 电源输入
7	BUSB	模拟输出	1553 总线驱动器 B，正信号
8	$\overline{\text{BUSB}}$	模拟输出	1553 总线驱动器 B，负信号
9	RXENB	数字输入	接收器 B 使能端。如果是低电平，则置 RXB 和 $\overline{\text{RXB}}$ 为低电平
10	GNDB	地	收发器 B 的地
11	$\overline{\text{RXB}}$	数字输出	接收器 B 的输出，反相端
12	RXB	数字输出	接收器 B 的输出，同相端
13	TXINHB	数字输入	1553 总线 B 输出禁止控制信号，如果是高电平，则 $\overline{\text{BUSB}}$ 和 $\overline{\text{BUSB}}$ 输出禁止
14	TXB	数字输入	发送器 B 的数字数据输入，同相端
15	$\overline{\text{TXB}}$	数字输入	发送器 B 的数字数据输入，反相端
16	$\overline{\text{RXA}}$	数字输出	接收器 A 的输出，反相端
17	RXA	数字输出	接收器 A 的输出，同相端
18	TXINHA	数字输入	1553 总线 A 输出禁止控制信号，如果是高电平，则 $\overline{\text{BUSA}}$ 和 $\overline{\text{BUSA}}$ 输出禁止
19	TXA	数字输入	发送器 A 的数字数据输入，同相端
20	$\overline{\text{TXA}}$	数字输入	发送器 A 的数字数据输入，反相端

3.3 功能描述

GY4573 双通道 1553 收发器符合 MIL-STD-1553 总线标准。芯片的数据总线收发器包括差分发送器和差分接收器。

3.3.1 发送器

发送器从 TXA/B 和 $\overline{\text{TXA/B}}$ 端接收互补的曼彻斯特编码并将其转换成 $\overline{\text{BUSA/B}}$ 和 $\overline{\text{BUSA/B}}$ 上的差分电压信号，收发器的输出信号经过隔离变压器后，发送到 1553 数据总线上。

当 TXA/B 和 $\overline{\text{TXA/B}}$ 端的数据同时为逻辑电平“1”或逻辑电平“0”时，发送器禁止并置为高阻状态；当发送器输出禁止控制信号 TXINHA/B 为逻辑电平“1”时，发送器禁止并置为高阻状态。

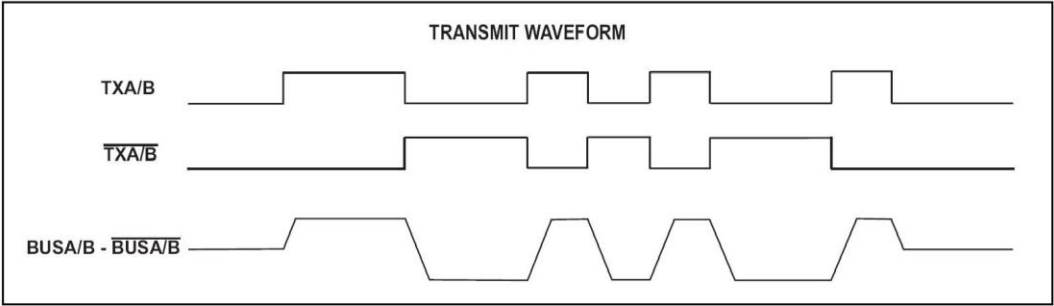


图 2 发送器时序图

3.3.2 接收器

接收器通过 $\overline{\text{BUSA/B}}$ 和 $\overline{\text{BUSA/B}}$ 接收来自 MIL-STD-1553 数据总线的双相差分信号数据，该数据经

过滤器和阈值比较器，并在 $\overline{\text{RXA/B}}$ 和 $\overline{\text{RXA/B}}$ 产生 CMOS 电平输出。

当接收器使能端 RXENA/B 设置为低电平时， RXA/B 和 $\overline{\text{RXA/B}}$ 端均被置为逻辑电平“0”。

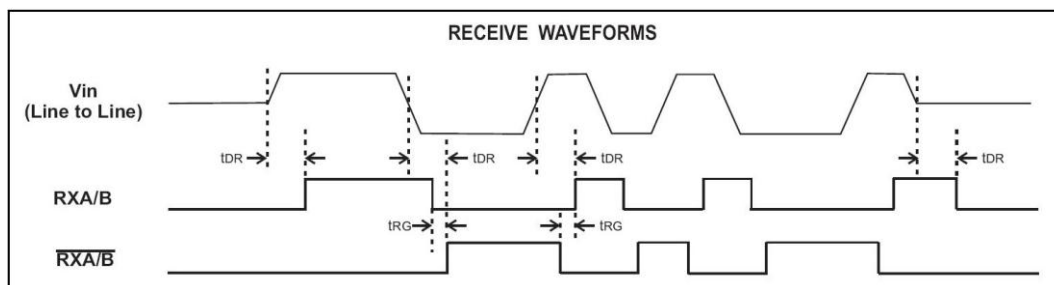


图 3 接收器时序图

3.3.3 MIL-STD-1553 总线接口

直接耦合模式接口采用 1:2.5 的隔离变压器，并在隔离变压器和 1553 总线之间采用两个 55Ω 的隔离电阻。直接耦合模式的测试电路如图 4 所示。

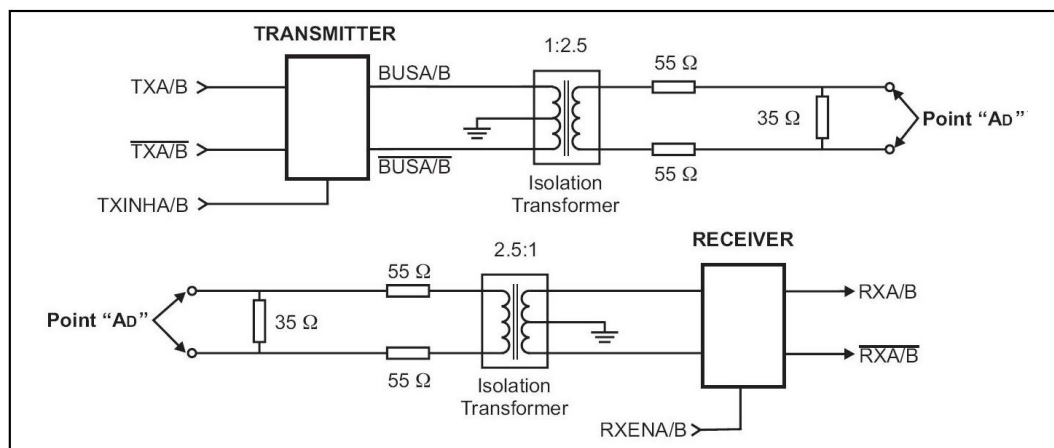


图 4 直接耦合模式测试电路图

变压器耦合模式接口采用 1:1.79 的隔离变压器，然后，再连接一个耦合变压器。变压器耦合模式同样需要两个耦合电阻，其阻值等于耦合变压器和 1553 总线之间的特性阻抗 (Z_0) 的 75%。变压器耦合模式测试电路如图 5 所示。

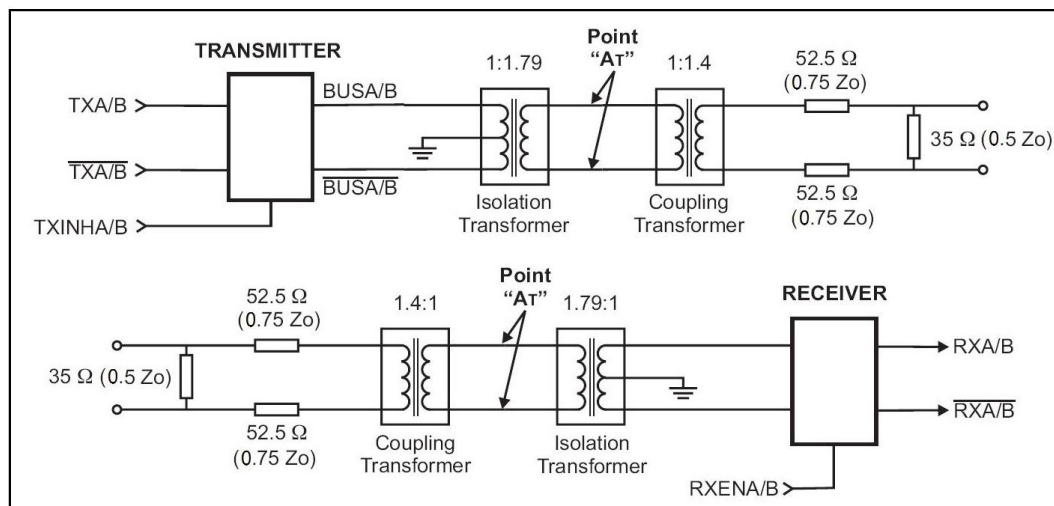


图 5 变压器耦合模式测试电路图

3.4 双通道 1553 收发器工作原理框图

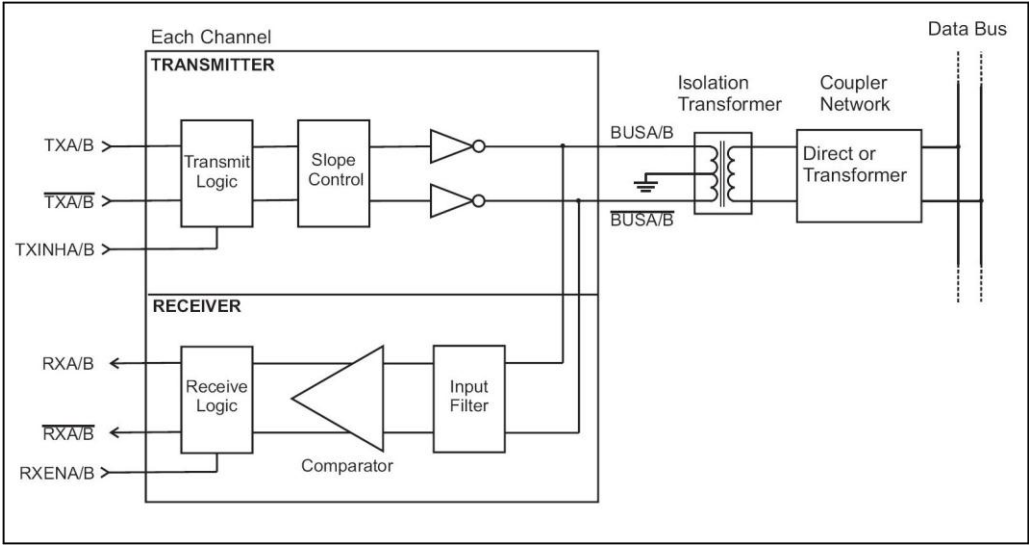


图 6 双通道 1553 收发器工作原理框图

3.3 绝对最大额定值^[1]

电源电压	-0.3V ~ +5V
逻辑输入电压	-0.3V ~ +3.6V
接收器差分电压	50V _{P-P}
发送器峰值输出电流	1.0A
工作温度	-55°C ~ +125°C
贮存温度	-65°C ~ +150°C

注^[1]: 等于或超出绝对最大额定值可能会导致产品永久性损坏; 这只是额定最值, 并不能以这些条件或者在任何其它超出本技术规范操作章节中所示规格的条件下, 推断产品能否正常工作; 长期在超出最大额定值条件下工作会影响产品的可靠。

3.6 参数列表

3.6.1 直流参数列表

除非另有说明, V_{DD} = 3.3V, -55°C ≤ T_A ≤ +125°C

参数	符号	条件	最小值	典型值	最大值	单位
工作电压	V _{DD}	-	3.15	3.30	3.45	V
工作电流	I _{CC1}	未发送	-	10	17	mA
	I _{CC2}	一通道发送, 50%占空比	-	420	600	mA
	I _{CC3}	一通道发送, 100%占空比	-	850	980	mA
功耗	P _{D1}	未发送	-	33	60	mW
输入高电平电压	V _{IH}	数字输入	70%	-	-	V _{DD}
输入低电平电压	V _{IL}	数字输入	-	-	30%	V _{DD}
输入高电平电流	I _{IH}	数字输入	-	-	20	μA
输入低电平电流	I _{IL}	数字输入	-20	-	-	μA
输出高电平电压	V _{OH}	I _{OUT} = -1.0mA, 数字输出	90%	-	-	V _{DD}

参数		符号	条件	最小值	典型值	最大值	单位
输出低电平电压		V_{OL}	$I_{OUT} = +1.0mA$, 数字输出	—	—	10%	V_{DD}
接收器（除非另有说明，均在图 4 的“A _D ”点进行测试）							
输入电阻		R_{IN}	差分（在芯片端测试）	20	—	—	K Ω
输入电容		C_{IN}	差分	—	—	5	pF
共模抑制比		CMRR	—	40	—	—	dB
差分输入电平		V_{IN}	差分	—	—	9	V_{P-P}
输入共模电压		V_{ICM}	—	-5.0	—	5.0	V_{-PK}
直接耦合 阈值电压	响应	V_{THD}	4MHz 正弦波在图 4 的“A _D ”点测试	1.15	—	20.0	V_{P-P}
	不响应	V_{THND}	在 RXA/B , $\overline{RXA/B}$ 无响应	—	—	0.28	V_{P-P}
变压器耦合 阈值电压	响应	V_{THD}	4MHz 正弦波在图 5 的“A _T ”点测试	0.86	—	—	V_{P-P}
	不响应	V_{THND}	在 RXA/B , $\overline{RXA/B}$ 无响应	—	—	0.20	V_{P-P}
发送器（除非另有说明，均在图 4 的“A _D ”点进行测试）							
输出电压	直接耦合	V_{OUT}	35 Ω 负载	6.0	—	9.0	V_{P-P}
	变压器耦合	V_{OUT}	70 Ω 负载	18.0	—	27.0	V_{P-P}
输出噪声		V_{ON}	差分、禁止	—	—	10.0	mV _{P-P}
输出动态 失调电压	直接耦合	V_{DYN}	35 Ω 负载	-90	—	90	mV
	变压器耦合	V_{DYN}	70 Ω 负载	-250	—	250	mV
输出电阻		R_{OUT}	差分、未发送	10	4	—	K Ω
输出电容		C_{OUT}	4MHz 正弦波	—	—	15	pF

3.6.2 交流参数列表

除非另有说明， $V_{DD} = 3.3V$ ， $-55^{\circ}C \leq T_A \leq +125^{\circ}C$

参数	符号	条件	最小值	典型值	最大值	单位
接收器（除非另有说明，均在图 5 的“A _T ”点进行测试）						
接收延迟	t_{DR}	从输入过零点到 RXA/B 或 $\overline{RXA/B}$ 的间隔时间	—	—	500 ^[3]	ns
接收器间隔时间	t_{RG}	RXA/B 与 $\overline{RXA/B}$ 间的时间间隔	20 ^[1]	—	430 ^[2]	ns
接收使能延迟	t_{REN}	从 $RXENA/B$ 的上升沿或下降沿到 RXA/B 或 $\overline{RXA/B}$ 时间	—	—	40	ns
发送器（除非另有说明，均在图 4 的“A _D ”点进行测试）						
发送器延迟	t_{DT}	从 TXA/B 或 $\overline{TXA/B}$ 到 $BUSA/B$ 或 $\overline{BUSA/B}$ 的时间	—	—	150	ns
上升时间	t_r	35 Ω 负载	25	—	100	ns
下降时间	t_f	35 Ω 负载	25	—	100	ns
禁止延迟	t_{DI-H}	发送器禁止	—	—	150	ns

参数	符号	条件	最小值	典型值	最大值	单位
禁止延迟	t_{DI-L}	发送器启动	—	—	150	ns

注^[1]: 测试时加载 4MHz、峰峰值为 20V 的正弦波（设计保证，不需要测试）；
注^[2]: 测试时加载 4MHz、峰峰值为 860mV 的正弦波；
注^[3]: 测试时加载 4MHz、峰峰值为 860mv 的正弦波。

3.7 典型应用电路

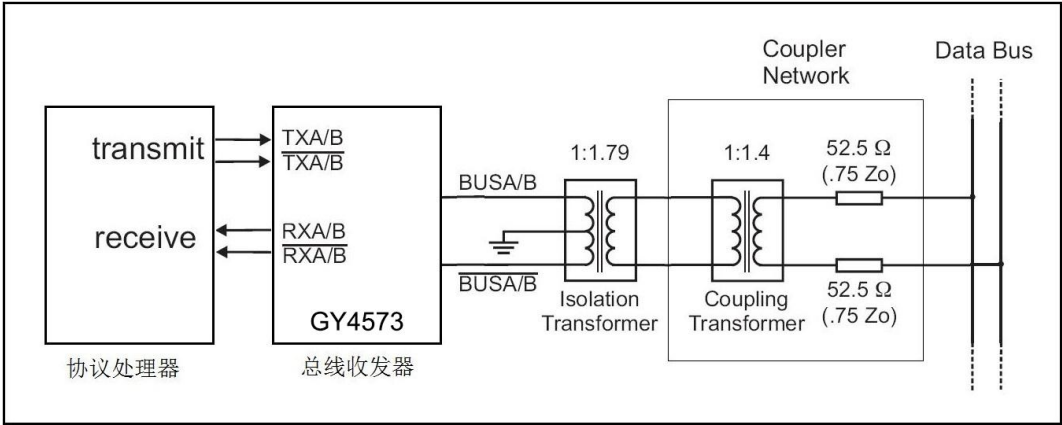
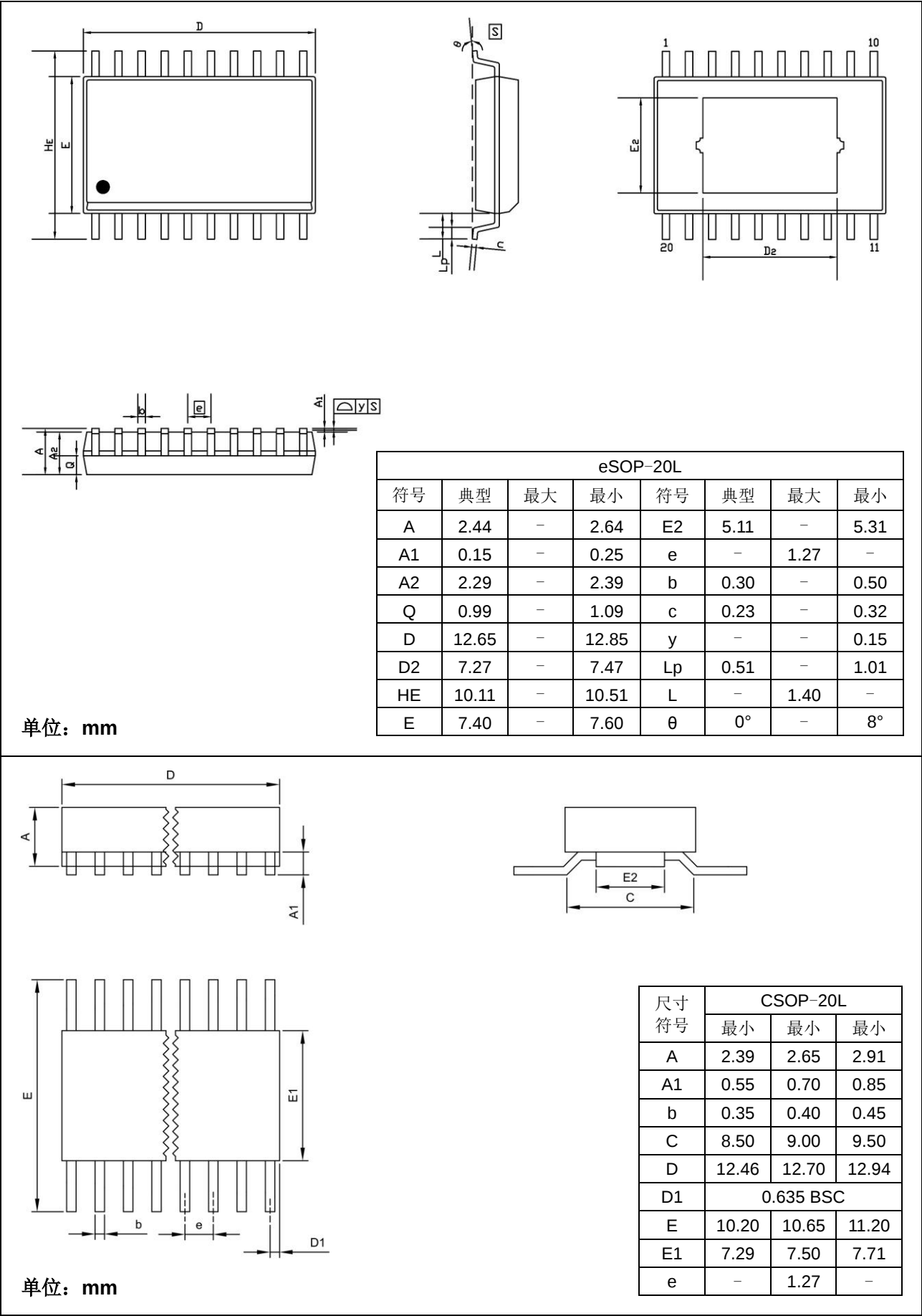


图 7 典型应用电路图

4 订购信息

系列名称	产品型号	工作温度	封装形式	质量等级
GY4573B	GY4573BESM	-55°C ~ +125°C	eSOP-20L	普军级
	GY4573BESN1	-55°C ~ +125°C	eSOP-20L	GJB7400 N1 级
	GY4573BCM	-55°C ~ +125°C	CSOP-20L	普军级
	GY4573BCB	-55°C ~ +125°C	CSOP-20L	GJB597 B 级
	GY4573BSBAM	-55°C ~ +125°C	SBDIP-20L	普军级
	GY4573BSBAB	-55°C ~ +125°C	SBDIP-20L	GJB597 B 级

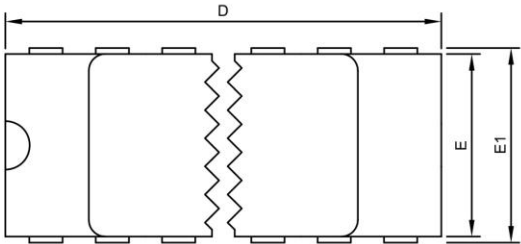
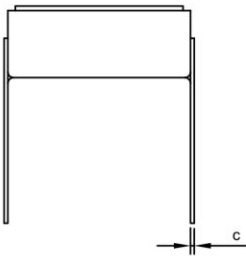
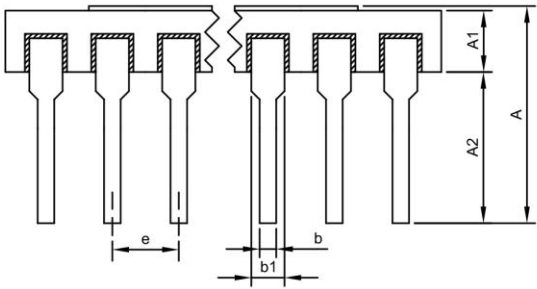
5 外形类型及尺寸图



Top view: Dimensions D (width), A (height), and A1 (lead height) are shown.

Side view: Dimensions E2 (pin 1 to pin 10 distance) and C (pin 1 to pin 11 distance) are shown.

Pin 1 location: Dimensions E (height), E1 (body height), b (lead thickness), e (lead width), and D1 (pin 1 to pin 11 distance) are shown.



单位: mm

尺寸 符号	SBDIP-20L		
	最小	典型	最大
A	8.10	8.30	8.50
A1	2.30	2.40	2.50
A2	3.60	3.80	4.00
b	0.45	0.50	0.55
b1	1.15	1.20	1.25
C	0.22	0.25	0.28
D	24.88	25.40	—
E	7.10	7.20	7.30
E1	7.62	7.87	8.12
e	2.54 BSC		