

# HQ1400/HQ1401/HQ1402 型四通道数字隔离器

## 数据手册

### 1 概述

#### 1.1 产品特性

- ◆ 四通道隔离
- ◆ 隔离电压：2500V
- ◆ 低功耗运行：
  - 5V 工作电压下：
    - 0Mbps 到 2Mbps 时每通道最大 1.0mA
    - 10Mbps 时每通道最大 3.5mA
    - 80Mbps 时每通道最大 31mA
  - 3.3V 工作电压下：
    - 0Mbps 到 2Mbps 时每通道最大 0.7mA
    - 10Mbps 时每通道最大 2.1mA
    - 80Mbps 时每通道最大 20mA
- ◆ 数据传输率：DC 到 80Mbps
- ◆ 传输延迟：<45ns
- ◆ 时序精度：
  - 脉冲宽度失真：最大 2ns
  - 信道间匹配：最大 2ns
- ◆ 共模瞬态抑制比：>25kV/us

#### 1.2 产品应用

- ◆ 多通道的隔离
- ◆ 数字现场总线隔离
- ◆ SPI 接口和数字转换器的隔离
- ◆ 混合动力汽车，蓄电池监控，电机驱动
- ◆ RS-232/RS-422/RS-485 收发器隔离

### 1.3 产品说明

HQ140x 是基于磁耦隔离技术的四通道数字隔离器，其核心器件采用片上集成硅基变压器。由于采用了高速 CMOS 工艺和芯片级的变压器技术，本产品性能、功耗、体积等各方面都有光电隔离器件无法比拟的优势。

片上集成微型变压器磁耦合技术是一种基于芯片尺寸的变压器隔离技术，而非传统的光电耦合器所采用的发光二极管（LED）与光敏三极管的组合。由于其取消了光电耦合器中影响效率的光电转换环节，因此其功耗大大降低，数据传输速率、时序精度和瞬态共模抑制能力大为提高，并消除了光电耦合不稳定的电流传输率，非线性传输，温度和使用寿命等方面的问题。在相同的传输数据率的情况下，本产品的功耗仅为光耦的十分之一到六分之一。

HQ140x 在一个器件中提供四个独立的数据通道，两侧的电源电压范围为 2.7 至 5.5V，并支持低电压工作和电平转换。本产品具有很低的脉冲宽度失真（ $<2\text{ns}$ ）和良好的信道间匹配性能（ $<2\text{ns}$ ）。本产品还应用了直流校正技术。该技术能确保在没有输入逻辑转换和其中一个电源未通电的情况下输出状态与输入状态保持匹配。

## 2 功能框图

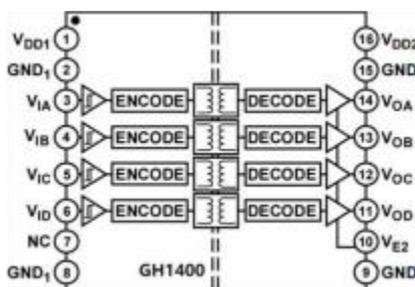


图 1 HQ1400 功能框图

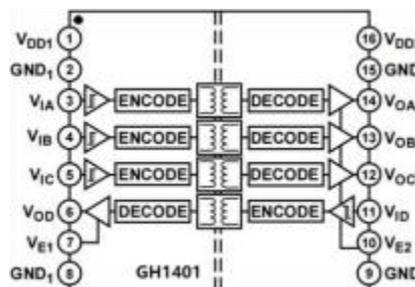


图 2 HQ1401 功能框图

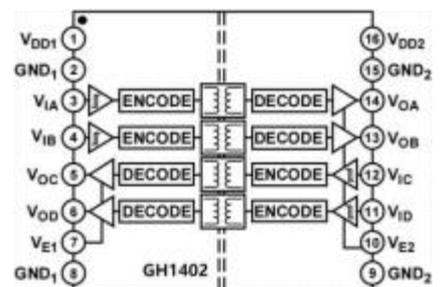
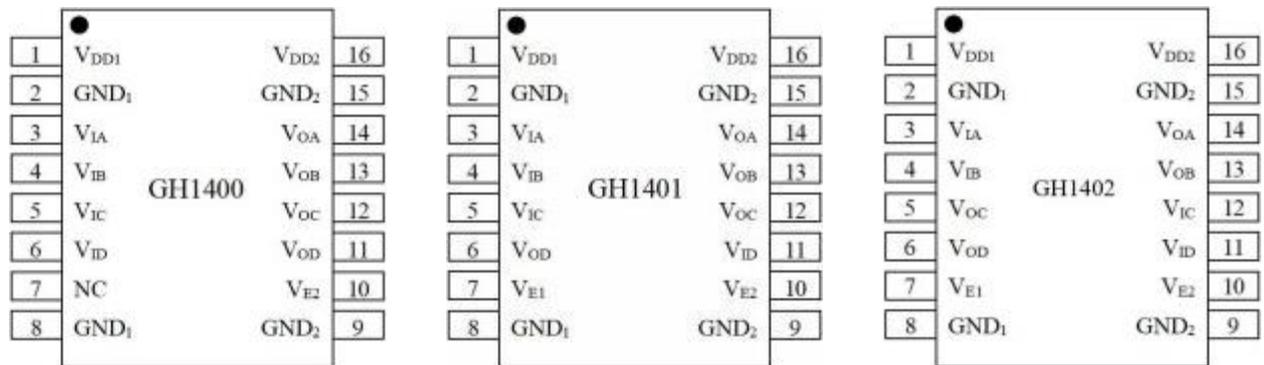


图 3 HQ1402 功能框图

### 3 引脚排列

器件的引出端排列及引脚描述如下：



引脚序号			引脚符号	引脚功能
HQ1400	HQ1401	HQ1402		
1	1	1	V <sub>DD1</sub>	隔离器一次侧电源电压
2, 8	2, 8	2, 8	GND <sub>1</sub>	隔离器一次侧接地基准, PIN2 和 PIN8 内部连接, 建议两个引脚连接到 GND <sub>1</sub> 。
3	3	3	V <sub>IA</sub>	逻辑输入 A
4	4	4	V <sub>IB</sub>	逻辑输入 B
5	5	12	V <sub>IC</sub>	逻辑输入 C
6	11	11	V <sub>ID</sub>	逻辑输入 D
7	-	-	NC	不需要连接
9, 15	9, 15	9, 15	GND <sub>2</sub>	隔离器二次侧接地基准, PIN9 和 PIN15 内部连接, 建议两个引脚连接到 GND <sub>2</sub> 。
10	10	10	V <sub>E2</sub>	输出使能 2
11	6	6	V <sub>OD</sub>	逻辑输出 D
12	12	5	V <sub>OC</sub>	逻辑输出 C
13	13	13	V <sub>OB</sub>	逻辑输出 B
14	14	14	V <sub>OA</sub>	逻辑输出 A
16	16	16	V <sub>DD2</sub>	隔离器二次侧电源电压
-	7	7	V <sub>E1</sub>	输出使能 1

图 4 引脚排列示意图

## 4 电气参数

### 4.1 绝对最大额定值

表 1 除非另有说明,  $T_A=25^{\circ}\text{C}$ , 所有电压都相对于各自接地。

特性	符号	条件/描述	最小值	最大值	单位
电源电压	$V_{DD1}, V_{DD2}$		- 0.5	+7.0	V
输入电压	$V_{Ix}, V_{Ex}$	$V_{IA}, V_{IB}, V_{IC}, V_{ID}, V_{E1}, V_{E2}$	- 0.5	$V_{DD1}+0.5$	V
输出电压	$V_{Ox}$	$V_{OA}, V_{OB}, V_{OC}, V_{OD}$	- 0.5	$V_{DD0}+0.5$	V
每引脚平均输出电流	$I_{O1}$		- 18	+18	mA
每引脚平均输出电流	$I_{O2}$		- 22	+22	mA
共模瞬态抗扰度	CMTI		- 25	+25	kV/us
存储温度范围	$T_{STG}$		- 65	+150	$^{\circ}\text{C}$

### 4.2 推荐工作条件

表 2

特性	符号	条件/描述	最小值	最大值	单位
电源电压	$V_{DD1}, V_{DD2}$	$V_{DD1} @ V_{SEL}=0\text{V}$	2.7	5.5	V
工作温度范围	$T_A$		- 55	+125	$^{\circ}\text{C}$

### 4.3 真值表

$V_{Ix}$  和  $V_{Ox}$  是指给定信道(A、B、C 或 D)的输入和输出信号, H=高电平、L=低电平、I=不定态、X=任意电平、Z=高阻态、NC=断开。

表 3

$V_{Ix}$ 输入	$V_{Ex}$ 输入	$V_{DD1}$ 状态	$V_{DD2}$ 状态	$V_{Ox}$ 输出
H	H	上电	上电	H
L	H	上电	上电	L
X	L	上电	上电	Z
X	H 或 NC	不上电	上电	H
X	L	不上电	上电	Z
X	X	上电	不上电	I

#### 4.4 电气特性

所有电压都相对于各自的接地， $4.5V \leq V_{DD1} \leq 5.5V$ ， $4.5V \leq V_{DD2} \leq 5.5V$ ，所有典型值测试条件均为  $T_A = 25^\circ C$ ， $V_{DD1} = V_{DD2} = 5.0V$ 。

表 4 电特性 1 (5V/5V)

特性	符号	条件/描述	最小值	典型值	最大值	单位
<b>直流特性</b>						
每通道静态输入电源电流	$I_{DD1(Q)}$		-	0.50	0.53	mA
每通道静态输出电源电流	$I_{DD0(Q)}$		-	0.19	0.21	mA
<b>HQ1400 总供电电流，四通道</b>						
<b>DC 至 2Mbps</b>						
$V_{DD1}$ 供电电流	$I_{DD1(Q)}$	DC 至 1MHz 逻辑信号频率	-	2.2	2.8	mA
$V_{DD2}$ 供电电流	$I_{DD2(Q)}$	DC 至 1MHz 逻辑信号频率	-	0.9	1.4	
<b>10Mbps</b>						
$V_{DD1}$ 供电电流	$I_{DD1(10)}$	5MHz 逻辑信号频率	-	8.6	10.6	mA
$V_{DD2}$ 供电电流	$I_{DD2(10)}$	5MHz 逻辑信号频率	-	2.6	3.5	mA
<b>80Mbps</b>						
$V_{DD1}$ 供电电流	$I_{DD1(80)}$	40MHz 逻辑信号频率	-	70	100	mA
$V_{DD2}$ 供电电流	$I_{DD2(80)}$	40MHz 逻辑信号频率	-	18	25	
<b>HQ1401 总供电电流，四通道</b>						
<b>DC 至 2Mbps</b>						
$V_{DD1}$ 供电电流	$I_{DD1(Q)}$	DC 至 1MHz 逻辑信号频率	-	1.8	2.4	mA
$V_{DD2}$ 供电电流	$I_{DD2(Q)}$	DC 至 1MHz 逻辑信号频率	-	1.2	1.8	
<b>10Mbps</b>						
$V_{DD1}$ 供电电流	$I_{DD1(10)}$	5MHz 逻辑信号频率	-	7.1	9.0	mA
$V_{DD2}$ 供电电流	$I_{DD2(10)}$	5MHz 逻辑信号频率	-	4.1	5.0	
<b>80Mbps</b>						
$V_{DD1}$ 供电电流	$I_{DD1(80)}$	40MHz 逻辑信号频率	-	57	82	mA
$V_{DD2}$ 供电电流	$I_{DD2(80)}$	40MHz 逻辑信号频率	-	31	43	
<b>HQ1402 总供电电流，四通道</b>						
<b>DC 至 2Mbps</b>						
$V_{DD1}$ 或 $V_{DD2}$ 供电电流	$I_{DD1(Q)}$ ， $I_{DD2(Q)}$	DC 至 1MHz 逻辑信号频率	-	1.5	2.1	mA
<b>10Mbps</b>						
$V_{DD1}$ 或 $V_{DD2}$ 供电电流	$I_{DD1(10)}$ ， $I_{DD2(10)}$	5MHz 逻辑信号频率	-	5.6	7.0	mA
<b>80Mbps</b>						
$V_{DD1}$ 或 $V_{DD2}$ 供电电流	$I_{DD1(80)}$ ， $I_{DD2(80)}$	40MHz 逻辑信号频率	-	44	62	mA

表 4 电特性 1 (5V/5V)

特性	符号	条件/描述	最小值	典型值	最大值	单位
适用于所有型号						
输入电流	$I_{Ix}, I_{Ex}$	$0V \leq V_{IA}, V_{IB}, V_{IC}, V_{ID} \leq V_{DD1}$ 或 $V_{DD2}$ , $0V \leq V_{E1}, V_{E2} \leq V_{DD1}$ 或 $V_{DD2}$	- 10	+0.01	+10	$\mu A$
逻辑高输入阈值	$V_{IH}, V_{EH}$		2.0	-	-	V
逻辑低输入阈值	$V_{IL}, V_{EL}$		-	-	0.8	V
逻辑高输出阈值	$V_{OAH}, V_{OBH}$	$I_{Ox} = -20\mu A, V_{Ix} = V_{IxH}$	$(V_{DD1}$ 或 $V_{DD2}) - 0.1$	5.0	-	V
	$V_{OCH}, V_{ODH}$	$I_{Ox} = -3.2mA, V_{Ix} = V_{IxH}$	$(V_{DD1}$ 或 $V_{DD2}) - 0.4$	4.8	-	V
逻辑低输出阈值	$V_{OAL}, V_{OBL}$	$I_{Ox} = 20\mu A, V_{Ix} = V_{IxH}$	-	0.0	0.1	V
	$V_{OCL}, V_{ODL}$	$I_{Ox} = 400\mu A, V_{Ix} = V_{IxH}$	-	0.04	0.1	V
		$I_{Ox} = 4mA, V_{Ix} = V_{IxH}$	-	0.2	0.4	V
开关特性						
最小脉冲带宽	PW	$C_L = 15pF$ , CMOS 信号水平	-	12.5	15	ns
最大数据速率		$C_L = 15pF$ , CMOS 信号水平	80	120	-	Mbps
传播延迟	$t_{PLH}, t_{PHL}$	$C_L = 15pF$ , CMOS 信号水平	18	27	32	ns
脉冲宽度失真 $ t_{PLH} - t_{PHL} $	PWD	$C_L = 15pF$ , CMOS 信号水平	-	0.5	3	ns
传播延迟偏移	$t_{PSK}$	$C_L = 15pF$ , CMOS 信号水平	-	-	10	ns
通道与通道匹配(同向通道)	$t_{PSKCD}$	$C_L = 15pF$ , CMOS 信号水平	-	-	2	ns
通道与通道匹配(反向通道)	$t_{PSKOD}$	$C_L = 15pF$ , CMOS 信号水平	-	-	5	ns
适用于所有型号						
输出禁用传播延迟	$t_{PHZ}, t_{PLH}$	$C_L = 15pF$ , CMOS 信号水平	-	6	8	ns
输出启用传播延迟	$t_{PZH}, t_{PZL}$	$C_L = 15pF$ , CMOS 信号水平	-	6	8	ns
输出上升/下降时间	$t_r/t_f$	$C_L = 15pF$ , CMOS 信号水平	-	2.5	-	ns
共模瞬态免疫(逻辑高输出)	$ CM_H $	$V_{Ix} = V_{DD}$ 或 $V_{ISO}$ , $V_{CM} = 1000$ , 瞬态幅值=800V	25	35	-	$kV/\mu s$
共模瞬态免疫(逻辑低输出)	$ CM_L $	$V_{Ix} = V_{DD}$ 或 $V_{ISO}$ , $V_{CM} = 1000$ , 瞬态幅值=800V	25	35	-	$kV/\mu s$

所有电压都相对于各自的接地， $2.7V \leq V_{DD1} \leq 3.6V$ ， $2.7V \leq V_{DD2} \leq 3.6V$ ，所有典型值测试条件均为  $T_A=25^\circ C$ ， $V_{DD1}=V_{DD2}=3.0V$ 。

表 5 电特性 2 (3V/3V)

特性	符号	条件/描述	最小值	典型值	最大值	单位
<b>直流特性</b>						
每通道静态输入电源电流	$I_{DDI(Q)}$		-	0.26	0.31	mA
每通道静态输出电源电流	$I_{DDO(Q)}$		-	0.11	0.14	mA
<b>HQ1400 总供电电流，四通道<sup>2</sup></b>						
<b>DC 至 2Mbps</b>						
$V_{DD1}$ 供电电流	$I_{DD1(Q)}$	DC 至 1MHz 逻辑信号频率	-	1.2	1.9	mA
$V_{DD2}$ 供电电流	$I_{DD2(Q)}$	DC 至 1MHz 逻辑信号频率	-	0.5	0.9	mA
<b>10Mbps</b>						
$V_{DD1}$ 供电电流	$I_{DD1(10)}$	5MHz 逻辑信号频率	-	4.5	6.5	mA
$V_{DD2}$ 供电电流	$I_{DD2(10)}$	5MHz 逻辑信号频率	-	1.4	2.0	mA
<b>80Mbps</b>						
$V_{DD1}$ 供电电流	$I_{DD1(80)}$	40MHz 逻辑信号频率	-	37	65	mA
$V_{DD2}$ 供电电流	$I_{DD2(80)}$	40MHz 逻辑信号频率	-	11	15	mA
<b>HQ1401 总供电电流，四通道<sup>2</sup></b>						
<b>DC 至 2Mbps</b>						
$V_{DD1}$ 供电电流	$I_{DD1(Q)}$	DC 至 1MHz 逻辑信号频率	-	1.0	1.6	mA
$V_{DD2}$ 供电电流	$I_{DD2(Q)}$	DC 至 1MHz 逻辑信号频率	-	0.7	1.2	mA
<b>10Mbps</b>						
$V_{DD1}$ 供电电流	$I_{DD1(10)}$	5MHz 逻辑信号频率	-	3.7	5.4	mA
$V_{DD2}$ 供电电流	$I_{DD2(10)}$	5MHz 逻辑信号频率	-	2.2	3.0	mA
<b>80Mbps</b>						
$V_{DD1}$ 供电电流	$I_{DD1(80)}$	40MHz 逻辑信号频率	-	30	52	mA
$V_{DD2}$ 供电电流	$I_{DD2(80)}$	40MHz 逻辑信号频率	-	18	27	mA
<b>HQ1402 总供电电流，四通道<sup>2</sup></b>						
<b>DC 至 2Mbps</b>						
$V_{DD1}$ 或 $V_{DD2}$ 供电电流	$I_{DD1(Q)}, I_{DD2(Q)}$	DC 至 1MHz 逻辑信号频率	-	0.9	1.5	mA
<b>10Mbps</b>						
$V_{DD1}$ 或 $V_{DD2}$ 供电电流	$I_{DD1(10)}, I_{DD2(10)}$	5MHz 逻辑信号频率	-	3.0	4.2	mA
<b>80Mbps</b>						
$V_{DD1}$ 或 $V_{DD2}$ 供电电流	$I_{DD1(80)}, I_{DD2(80)}$	40MHz 逻辑信号频率	-	24	39	mA

表 5 电特性 2 (3V/3V) (续)

特性	符号	条件/描述	最小值	典型值	最大值	单位
适用于所有型号						
输入电流	$I_{IA}, I_{IB}, I_{IC}, I_{ID}, I_{E1}, I_{E2}$	$0V \leq V_{IA}, V_{IB}, V_{IC}, V_{ID} \leq V_{DD1}$ 或 $V_{DD2}$ , $0V \leq V_{E1}, V_{E2} \leq V_{DD1}$ 或 $V_{DD2}$	- 10	+0.01	+10	$\mu A$
逻辑高输入阈值	$V_{IH}, V_{EH}$		1.6	-	-	V
逻辑低输入阈值	$V_{IL}, V_{EL}$		-	-	0.4	V
逻辑高输出电压	$V_{OAH}, V_{OBH}, V_{OCH}, V_{ODH}$	$I_{Ox} = -20\mu A, V_{Ix} = V_{IxH}$	$(V_{DD1}$ 或 $V_{DD2}) - 0.1$	3.0	-	V
		$I_{Ox} = -3.2mA, V_{Ix} = V_{IxH}$	$(V_{DD1}$ 或 $V_{DD2}) - 0.4$	2.8	-	V
逻辑低输出电压	$V_{OAL}, V_{OBL}, V_{OCL}, V_{ODL}$	$I_{Ox} = 20\mu A, V_{Ix} = V_{IxL}$	-	0.0	0.1	V
		$I_{Ox} = 400\mu A, V_{Ix} = V_{IxL}$	-	0.04	0.1	V
		$I_{Ox} = 3.2mA, V_{Ix} = V_{IxL}$	-	0.2	0.4	V
开关特性						
最小脉冲带宽	PW	$C_L = 15pF$ , CMOS 信号水平	-	12.5	15	ns
最大数据速率		$C_L = 15pF$ , CMOS 信号水平	80	120	-	Mbps
传播延迟	$t_{PLH} - t_{PHL}$	$C_L = 15pF$ , CMOS 信号水平	20	34	45	ns
脉冲宽度失真 $ t_{PLH} - t_{PHL} $	PWD	$C_L = 15pF$ , CMOS 信号水平	-	0.5	3	ns
传播延迟偏移	$t_{PSK}$	$C_L = 15pF$ , CMOS 信号水平	-	-	16	ns
通道与通道匹配(同向通道)	$t_{PSKCD}$	$C_L = 15pF$ , CMOS 信号水平	-	-	2	ns
通道与通道匹配(反向通道)	$t_{PSKOD}$	$C_L = 15pF$ , CMOS 信号水平	-	-	5	ns
适用于所有型号						
输出禁用传播延迟	$t_{PHZ}, t_{PLH}$	$C_L = 15pF$ , CMOS 信号水平	-	6	8	ns
输出启用传播延迟	$t_{PZH}, t_{PZL}$	$C_L = 15pF$ , CMOS 信号水平	-	6	8	ns
输出上升/下降时间	$t_r/t_f$	$C_L = 15pF$ , CMOS 信号水平	-	3	-	ns
共模瞬态免疫(逻辑高输出)	$ CM_H $	$V_{Ix} = V_{DD}$ 或 $V_{ISO}$ , $V_{CM} = 1000$ , 瞬态幅值= 800V	25	35	-	kV/ $\mu s$
共模瞬态免疫(逻辑低输出)	$ CM_L $	$V_{Ix} = V_{DD}$ 或 $V_{ISO}$ , $V_{CM} = 1000$ , 瞬态幅值= 800V	25	35	-	kV/ $\mu s$

所有电压都相对于各自的接地。5V/3V 运行： $4.5V \leq V_{DD1} \leq 5.5V$ ， $2.7V \leq V_{DD2} \leq 3.6V$ ，3V/5V 运行： $2.7V \leq V_{DD1} \leq 3.6V$ ， $4.5V \leq V_{DD2} \leq 5.5V$ ，所有典型值测试条件均为  $T_A=25^\circ\text{C}$ ， $V_{DD1}=5.0V$ ， $V_{DD2}=3.0V$ ，或  $V_{DD1}=3.0V$ ， $V_{DD2}=5.0V$ 。除非另有说明，否则所有最小/最大规格适用于整个推荐工作范围。

表 6 电特性 3 (5V/3V 或 3V/5V)

特性	符号	条件/描述	最小值	典型值	最大值	单位
<b>直流特性</b>						
<b>每通道静态输入电源电流</b>						
5V/3V 工作	I <sub>DD1(Q)</sub>			0.50	0.53	mA
3V/5V 工作				0.26	0.31	mA
<b>每通道静态输出电源电流</b>						
5V/3V 工作	I <sub>DDO(Q)</sub>			0.11	0.14	mA
3V/5V 工作				0.19	0.21	mA
<b>HQ1400 总供电电流，四个通道<sup>2</sup></b>						
<b>DC 至 2Mbps</b>						
V <sub>DD1</sub> 供电电流	I <sub>DD1 (Q)</sub>					
5V/3V 工作		DC 至 1MHz 逻辑信号频率		2.2	2.8	mA
3V/5V 工作		DC 至 1MHz 逻辑信号频率		1.2	1.9	mA
V <sub>DD2</sub> 供电电流	I <sub>DD2 (Q)</sub>					
5V/3V 工作		DC 至 1MHz 逻辑信号频率		0.5	0.9	mA
3V/5V 工作		DC 至 1MHz 逻辑信号频率		0.9	1.4	mA
<b>10Mbps</b>						
V <sub>DD1</sub> 供电电流	I <sub>DD1 (10)</sub>					
5V/3V 工作		5MHz 逻辑信号频率		8.6	10.6	mA
3V/5V 工作		5MHz 逻辑信号频率		4.5	6.5	mA
V <sub>DD2</sub> 供电电流	I <sub>DD2 (10)</sub>					
5V/3V 工作		5MHz 逻辑信号频率		1.4	2.0	mA
3V/5V 工作		5MHz 逻辑信号频率		2.6	3.5	mA
<b>80 Mbps</b>						
V <sub>DD1</sub> 供电电流	I <sub>DD1 (80)</sub>					
5V/3V 工作		40MHz 逻辑信号频率		70	100	mA
3V/5V 工作		40MHz 逻辑信号频率		37	65	mA
V <sub>DD2</sub> 供电电流	I <sub>DD2 (80)</sub>					
5V/3V 工作		40MHz 逻辑信号频率		11	15	mA
3V/5V 工作		40MHz 逻辑信号频率		18	25	mA

表 6 电特性 3 (5V/3V 或 3V/5V) (续)

特性	符号	条件/描述	最小值	典型值	最大值	单位
<b>HQ1401 总供电电流, 四个通道<sup>2</sup></b>						
<b>DC 至 2Mbps</b>						
V <sub>DD1</sub> 供电电流	I <sub>DD1 (Q)</sub>					
5V/3V 工作		DC 至 1MHz 逻辑信号频率		1.8	2.4	mA
3V/5V 工作		DC 至 1MHz 逻辑信号频率		1.0	1.6	mA
V <sub>DD2</sub> 供电电流	I <sub>DD2 (Q)</sub>					
5V/3V 工作		DC 至 1MHz 逻辑信号频率		0.7	1.2	mA
3V/5V 工作		DC 至 1MHz 逻辑信号频率		1.2	1.8	mA
<b>10Mbps</b>						
V <sub>DD1</sub> 供电电流	I <sub>DD1 (10)</sub>					
5V/3V 工作		5MHz 逻辑信号频率		7.1	9.0	mA
3V/5V 工作		5MHz 逻辑信号频率		3.7	5.4	mA
V <sub>DD2</sub> 供电电流	I <sub>DD2 (10)</sub>					
5V/3V 工作		5MHz 逻辑信号频率		2.2	3.0	mA
3V/5V 工作		5MHz 逻辑信号频率		4.1	5.0	mA
<b>80 Mbps</b>						
V <sub>DD1</sub> 供电电流	I <sub>DD1 (80)</sub>					
5V/3V 工作		40MHz 逻辑信号频率		57	82	mA
3V/5V 工作		40MHz 逻辑信号频率		30	52	mA
V <sub>DD2</sub> 供电电流	I <sub>DD2 (80)</sub>					
5V/3V 工作		40MHz 逻辑信号频率		18	27	mA
3V/5V 工作		40MHz 逻辑信号频率		31	43	mA
<b>HQ1402 总供电电流, 四个通道<sup>2</sup></b>						
<b>DC 至 2Mbps</b>						
V <sub>DD1</sub> 供电电流	I <sub>DD1 (Q)</sub>					
5V/3V 工作		DC 至 1MHz 逻辑信号频率		1.5	2.1	mA
3V/5V 工作		DC 至 1MHz 逻辑信号频率		0.9	1.5	mA
V <sub>DD2</sub> 供电电流	I <sub>DD2 (Q)</sub>					
5V/3V 工作		DC 至 1MHz 逻辑信号频率		0.9	1.5	mA
3V/5V 工作		DC 至 1MHz 逻辑信号频率		1.5	2.1	mA
<b>10 Mbps</b>						
V <sub>DD1</sub> 供电电流	I <sub>DD1 (10)</sub>					
5V/3V 工作		5MHz 逻辑信号频率		5.6	7.0	mA
3V/5V 工作		5MHz 逻辑信号频率		3.0	4.2	mA

表 6 电特性 3 (5V/3V 或 3V/5V) (续)

特性	符号	条件/描述	最小值	典型值	最大值	单位
V <sub>DD2</sub> 供电电流	I <sub>DD2</sub> (10)					
5V/3V 工作		5MHz 逻辑信号频率		3.0	4.2	mA
3V/5V 工作		5MHz 逻辑信号频率		5.6	7.0	mA
<b>80 Mbps</b>						
V <sub>DD1</sub> 供电电流	I <sub>DD1</sub> (80)					
5V/3V 工作		40MHz 逻辑信号频率		44	62	mA
3V/5V 工作		40MHz 逻辑信号频率		24	39	mA
V <sub>DD2</sub> 供电电流	I <sub>DD2</sub> (80)					
5V/3V 工作		40MHz 逻辑信号频率		24	39	mA
3V/5V 工作		40MHz 逻辑信号频率		44	62	mA
<b>适用于所有型号</b>						
输入电流	I <sub>IA</sub> , I <sub>IB</sub> , I <sub>IC</sub> , I <sub>ID</sub> , I <sub>E1</sub> , I <sub>E2</sub>	0V ≤ V <sub>IA</sub> , V <sub>IB</sub> , V <sub>IC</sub> , V <sub>ID</sub> ≤ V <sub>DD1</sub> 或 V <sub>DD2</sub> , 0V ≤ V <sub>E1</sub> , V <sub>E2</sub> ≤ V <sub>DD1</sub> 或 V <sub>DD2</sub>	- 10	+0.01	+10	μA
逻辑高输入阈值	V <sub>IH</sub> , V <sub>EH</sub>					
5V/3V 工作			2.0			V
3V/5V 工作			1.6			V
逻辑低输入阈值	V <sub>IL</sub> , V <sub>EL</sub>					
5V/3V 工作					0.8	V
3V/5V 工作					0.4	V
逻辑高输出阈值	V <sub>OA</sub> H, V <sub>OB</sub> H. V <sub>OC</sub> H, V <sub>OD</sub> H.	I <sub>Ox</sub> = - 20μA, V <sub>Ix</sub> = V <sub>IxH</sub>	(V <sub>DD1</sub> 或 V <sub>DD2</sub> ) - 0.1	(V <sub>DD1</sub> 或 V <sub>DD2</sub> )		V
		I <sub>Ox</sub> = - 3.2mA, V <sub>Ix</sub> = V <sub>IxH</sub>	(V <sub>DD1</sub> 或 V <sub>DD2</sub> ) - 0.4	(V <sub>DD1</sub> 或 V <sub>DD2</sub> ) - 0.2		V
逻辑低输出阈值	V <sub>OA</sub> L, V <sub>OB</sub> L. V <sub>OC</sub> L, V <sub>OD</sub> L.	I <sub>Ox</sub> = 20μA, V <sub>Ix</sub> = V <sub>IxL</sub>		0.0	0.1	V
		I <sub>Ox</sub> = 400μA, V <sub>Ix</sub> = V <sub>IxL</sub>		0.04	0.1	V
		I <sub>Ox</sub> = 3.2mA, V <sub>Ix</sub> = V <sub>IxL</sub>		0.2	0.4	V
<b>开关特性</b>						
最小脉冲带宽	PW	C <sub>L</sub> = 15pF, CMOS 信号水平	-	12.5	15	ns
最大数据速率		C <sub>L</sub> = 15pF, CMOS 信号水平	80	120	-	Mbps
传播延迟	t <sub>PHL</sub> , t <sub>PLH</sub>	C <sub>L</sub> = 15pF, CMOS 信号水平	20	30	40	ns
脉冲宽度失真 t <sub>PLH</sub> - t <sub>PHL</sub>	PWD	C <sub>L</sub> = 15pF, CMOS 信号水平		0.5	3	ns
传播延迟偏移	t <sub>PSK</sub>	C <sub>L</sub> = 15pF, CMOS 信号水平			14	ns
通道与通道匹配(同向通道)	t <sub>PSKCD</sub>	C <sub>L</sub> = 15pF, CMOS 信号水平			2	ns
通道与通道匹配(反向通道)	t <sub>PSKOD</sub>	C <sub>L</sub> = 15pF, CMOS 信号水平			5	ns

表 6 电特性 3 (5V/3V 或 3V/5V) (续)

特性	符号	条件/描述	最小值	典型值	最大值	单位
适用于所有型号						
输出禁用传播延迟	$t_{PHZ}, t_{PLH}$	$C_L=15\text{pF}$ , CMOS 信号水平	-	6	8	ns
输出启用传播延迟	$t_{PZH}, t_{PZL}$	$C_L=15\text{pF}$ , CMOS 信号水平	-	6	8	ns
输出上升/下降时间	$t_R/t_F$	$C_L=15\text{pF}$ , CMOS 信号水平				
5V/3V 工作				3.0		ns
3V/5V 工作				2.5		ns
共模瞬态免疫(逻辑高输出)	$ CM_H $	$V_k=V_{DD}$ 或 $V_{ISO}$ , $V_{CM}=1000$ , 瞬态幅度=800V	25	35	-	kV/ $\mu\text{s}$
共模瞬态免疫(逻辑低输出)	$ CM_L $	$V_k=V_{DD}$ 或 $V_{ISO}$ , $V_{CM}=1000$ , 瞬态幅度=800V	25	35	-	kV/ $\mu\text{s}$

## 4.5 典型性能曲线

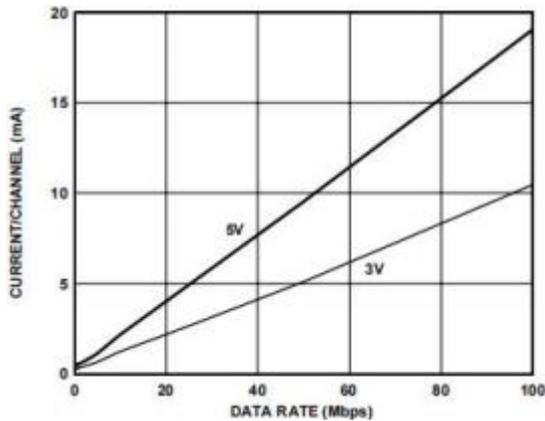


图 5 每通道典型输入电源电流与 5V 和 3V 工作数据速率关系

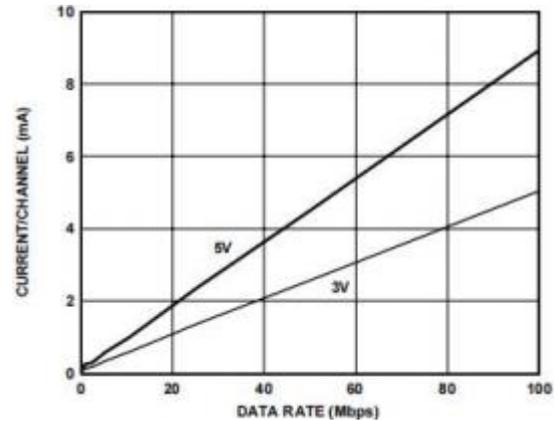


图 6 每通道典型输入电源电流与 5V 和 3V 工作(15pF 输出负载)关系

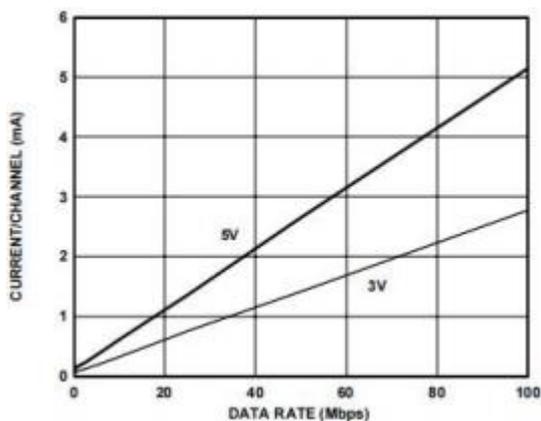


图 7 每通道典型输出电源电流与 5V 和 3V 工作数据速率关系

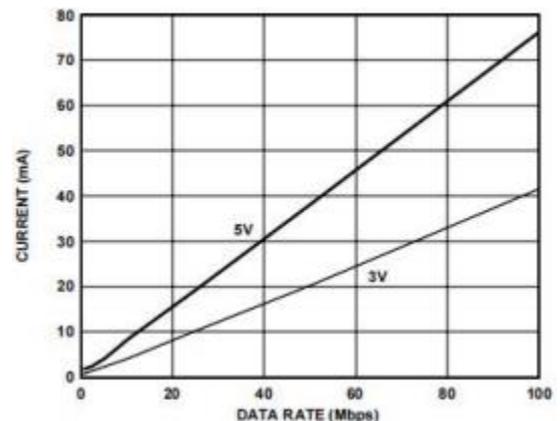


图 8 典型 VDD1 电源电流与 5V 和 3V 工作数据速率关系

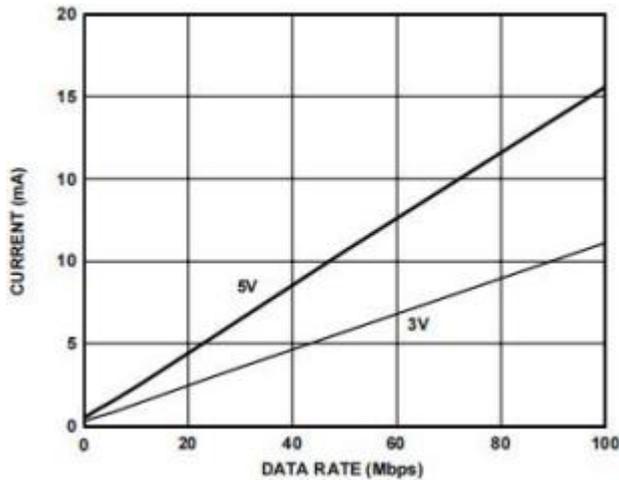


图 9 典型  $V_{DD2}$  电源电流与 5V 和 3V 工作数据速率关系

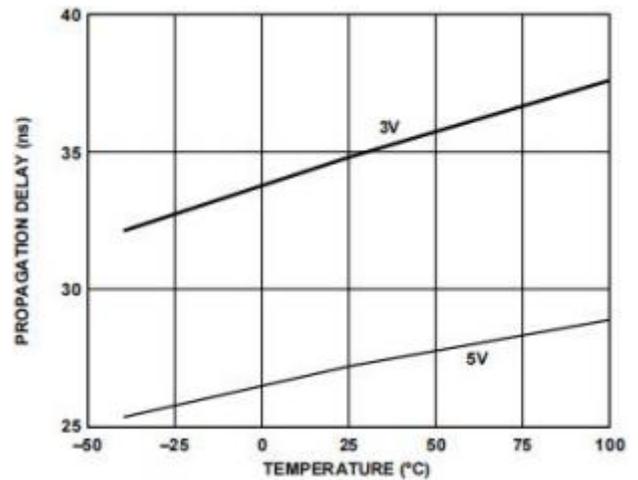


图 10 传播延迟与温度关系

## 5 应用信息

### 5.1 PCB 布局

HQ140x 数字隔离器不需要针对逻辑接口的外部接口电路。在输入和输出电源引脚处需要进行电源旁路。强烈建议在  $V_{DD1}$  的 PIN1 和 PIN2 之间和  $V_{DD2}$  的 PIN15 和 PIN16 之间连接旁路电容器。电容值应在 0.01 $\mu$ F 到 0.1 $\mu$ F 之间，电容器两端距离电源引脚距离不应超过 20mm。PIN1 和 PIN8 之间以及 PIN9 和 PIN16 之间的旁路也需要考虑，除非每个封装侧的接地都靠近封装连接。

在涉及高共模瞬态的应用中，应注意确保线路板耦合跨隔离屏障最小化。此外，线路板布局的设计应使任何耦合同样影响给定组件侧的所有引脚。如果不能确保这一点，可能会导致引脚之间的电压差超过设备的绝对最大额定值，从而导致锁死或永久损坏。

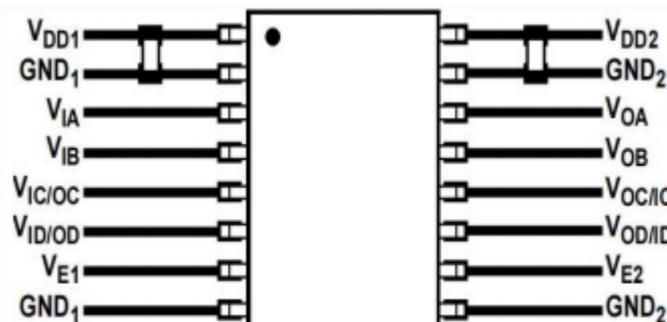


图 11 推荐 PCB 布局

## 5.2 与传播延迟相关的参数

传播延迟是描述逻辑信号通过组件传播所需的时间的参数。对逻辑低输出的传播延迟可能不同于对逻辑高输出的传播延迟。

脉宽失真是这两个传播延迟值之间的最大差值，并表明了输入信号的定时保持的准确性。通道到通道的匹配是指在单个 HQ140x 组件内的通道之间的传播延迟差异的最大量。传播延迟偏移是指在相同条件下运行的多个 HQ140x 组件之间的传播延迟差异的最大量。

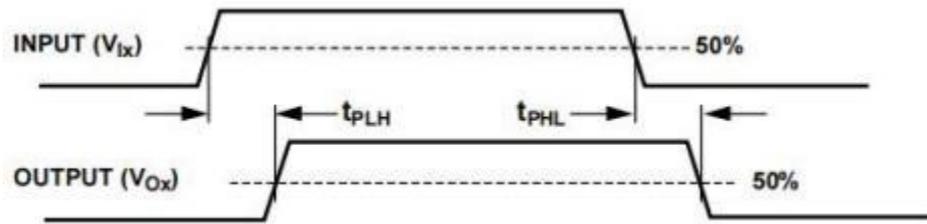


图 12 传播延迟参数

## 5.3 直流正确性和磁场抗扰性

隔离器输入处的正负逻辑转换导致窄( $\sim 1\text{ns}$ )脉冲通过变压器发送到解码器。解码器是双稳态的，因此可以由脉冲设置或重置，指示输入逻辑转变。在超过 $\sim 1\mu\text{s}$ 的输入端没有逻辑转换的情况下，会发送一组指示正确输入状态的周期性刷新脉冲，以确保输出端的直流正确性。如果解码器没有接收到超过约 $5\mu\text{s}$ 的内部脉冲，则假设输入侧为无电源或无功能，在这种情况下，隔离器输出被看门狗计时器电路强制进入默认状态。

HQ140x 对外部磁场极度免疫。HQ140x 的磁场抗扰力限制由变压器接收线圈中的感应电压足够大到足以错误设置或重置解码器的条件设置。下面的分析定义了这种情况可能发生的条件。检查了 HQ140x 的 3V 工作条件，因为它代表了最敏感的工作模式。变压器输出处的脉冲具有大于 1.0V 的振幅。解码器具有约 0.5V 的传感阈值，从而建立一个 0.5V 的边缘，其中感应电压可以被容忍。感应到的电压：

$$V = (-d\beta/dt) \sum \pi r_n^2; n = 1, 2, \dots, N$$

式中： $\beta$ 为磁通密度（高斯）。

$N$  是接收线圈中的匝数。

$r_n$  是接收线圈中第  $n$  个转弯的半径(cm)。

考虑到 HQ140x 中接收线圈的几何形状，以及在解码器处 0.5V 的感应电压为 50%，计算最大允许磁场，如图 11 所示。例如，在 1MHz 的磁场频率时，0.2 kGauss 的最大允许磁

场在接收线圈处产生 0.25V 的电压。这大约是传感阈值的 50%，并且不会导致错误的输出转换。类似地，如果这样的事件发生在传输脉冲期间（并具有最坏情况的极性），它将接收到的脉冲从 1.0V 以上降低到 0.75V(仍然远高于解码器的 0.5V 传感阈值)。

前面的磁通量密度值对应于与HQ140x 变压器在给定距离处的特定电流大小。图 12 显示了这些允许的电流大小作为选定距离的频率的函数。HQ140x 具有极端的免疫力，只能受到在非常接近组件的高频下运行的极大电流的影响。对于所述的 1MHz 例子，必须将 0.5kA 电流放置距离器件 5mm 以影响组件的工作。

请注意，在强磁场和高频的组合下，任何由印刷电路板图形形成的回路都可能引起足够大的误差电压，从而触发后续电路的阈值。在布局这类图形时应注意，以避免这种可能性。

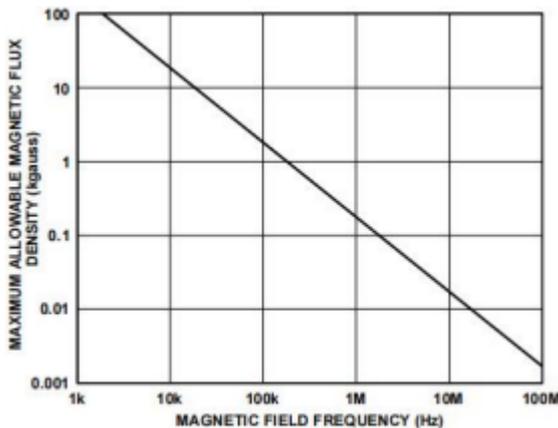


图 13 最大允许的外部磁通量密度

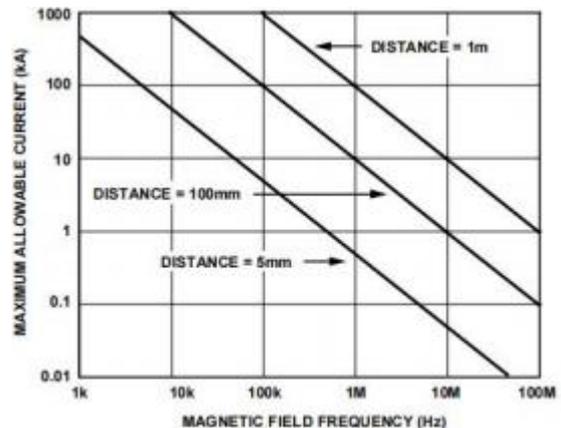


图 14 各种电流到器件间距的最大允许电流

#### 5.4 功耗

电源电压的功能是为 HQ140x 隔离器的提供通道上的供电电流，通道的数据速率和通道的输出负载。

对于每个输入通道电源电流：

$$\text{当 } f \leq 0.5f_r \text{ 时 } I_{DDI} = I_{DDI(Q)}$$

$$\text{当 } f > 0.5f_r \text{ 时 } I_{DDI} = I_{DDI(D)} \times (2f - f_r) + I_{DDI(Q)}$$

对于每个输出通道电源电流：

$$\text{当 } f \leq 0.5f_r \text{ 时 } I_{DDO} = I_{DDO(Q)}$$

$$\text{当 } f > 0.5f_r \text{ 时 } I_{DDO} = (I_{DDO(D)} + (0.5 \times 10^{-3}) \times C_L \times V_{DDO}) \times (2f - f_r) + I_{DDO(Q)}$$

其中：

$I_{DDI(D)}$ 、 $I_{DDO(D)}$ 是每个通道的输入和输出动态电源电流(mA/Mbps)。

$C_L$  为输出负载电容(pF)。

$V_{DDO}$  为输出电源电压(V)。

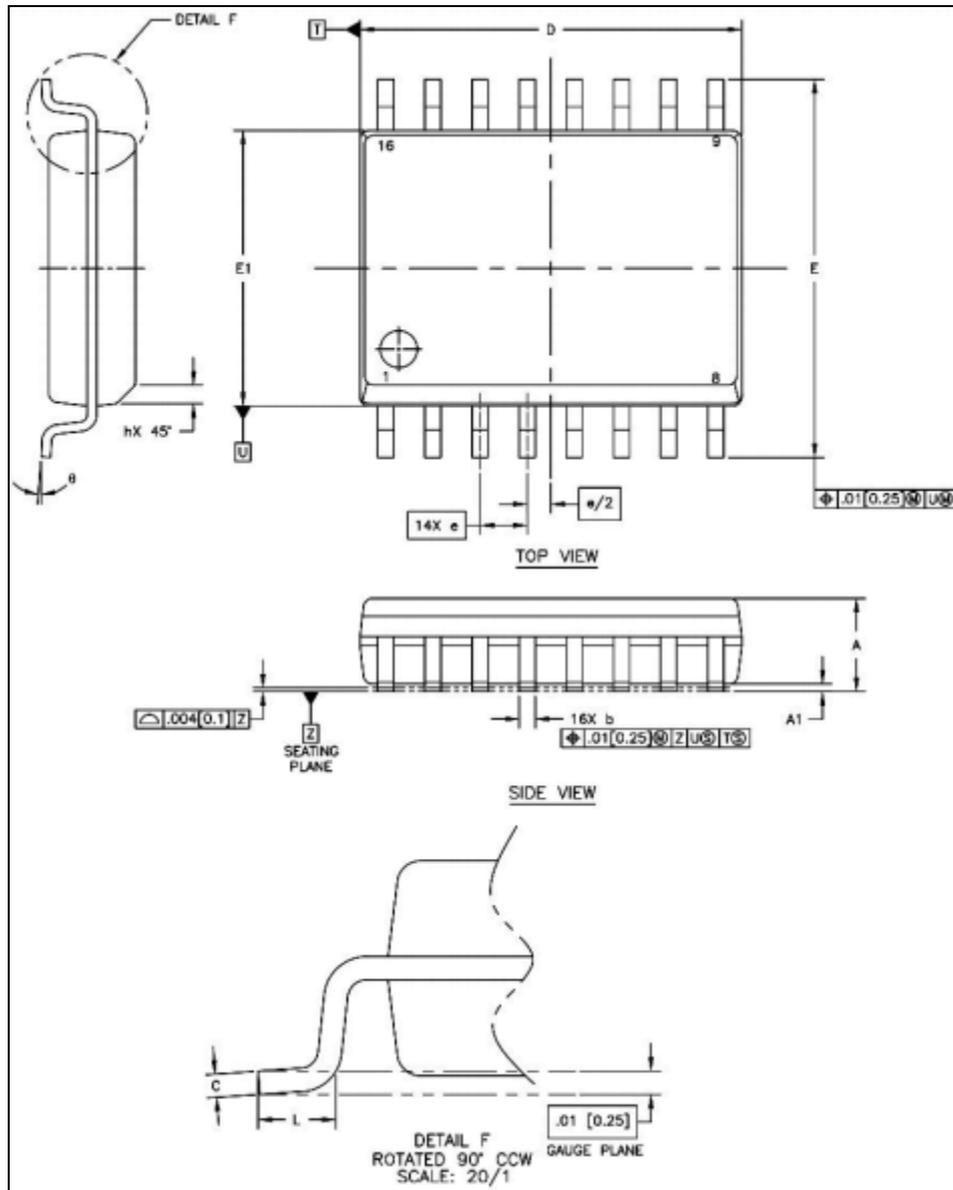
$f$  为输入逻辑信号频率(MHz)；它是输入数据速率的一半，表示单位为 Mbps。

$f_r$  为输入阶段的刷新率(Mbps)。

$I_{DDI(Q)}$ 、 $I_{DDO(Q)}$ 是指定的输入和输出静态电源电流(mA)。

## 6 封装信息

器件封装形式为 P-SOP16，外形及尺寸如下图所示：（单位 mm）



符号	尺寸				符号	尺寸			
	最小值	公称值	最大值	单位		最小值	公称值	最大值	单位
A	2.35	-	2.65	mm	E	10.00	-	10.63	mm
A1	0.10	-	0.30	mm	e	-	1.27	-	mm
b	0.33	-	0.51	mm	L	0.40	-	1.27	mm
c	0.23	-	0.32	mm	h	0.25	-	0.75	mm
D	10.10	-	10.50	mm	$\theta$	0	-	8	度
E1	7.40	-	7.60	mm	-	-	-	-	-

图 15 P-SOP16 外形及尺寸示意图

## 7 订购指南

订货型号	温度范围	质量等级	封装形式
<b>HQ1400 产品</b>			
HQ1400MM1	-55°C至 +125°C	GJB 10164 -M1 级	P-SOP16
HQ1400DM1	-55°C至 +100°C	GJB 10164 -M1 级	P-SOP16
HQ1400EM2	-40°C至 +85°C	GJB 10164 -M2 级	P-SOP16
<b>HQ1401 产品</b>			
HQ1401MM1	-55°C至 +125°C	GJB 10164 -M1 级	P-SOP16
HQ1401DM1	-55°C至 +100°C	GJB 10164 -M1 级	P-SOP16
HQ1401EM2	-40°C至 +85°C	GJB 10164 -M2 级	P-SOP16
<b>HQ1402 产品</b>			
HQ1402MM1	-55°C至 +125°C	GJB 10164 -M1 级	P-SOP16
HQ1402DM1	-55°C至 +100°C	GJB 10164 -M1 级	P-SOP16
HQ1402EM2	-40°C至 +85°C	GJB 10164 -M2 级	P-SOP16