

HQ5401 型集成 DC-DC 转换的四通道隔离器

数据手册

1 概述

1.1 产品特性

- ◆ 集成电源隔离，隔离式 DC/DC 转换器
- ◆ 可调节的 3.3V 或 5V 输出
- ◆ 250mW 输出功率
- ◆ 四通道 DC 至 25Mbps(NRZ)信号隔离
- ◆ 施密特触发输入
- ◆ 高共模瞬变抗扰度: >25kV/us

1.2 产品应用

- ◆ RS-232/RS-422/RS-485 收发器
- ◆ 工业现场总线隔离
- ◆ 电源启动偏置和栅极驱动
- ◆ 隔离传感器接口
- ◆ 工业 PLC

1.3 产品描述

HQ5401 是一个集成隔离 DC/DC 转换器，具有电源隔离的四通道数字隔离器。DC/DC 转换器在 5.0V 电源供电时可以提供 3.3V/5.0V 电压可调节隔离电源，在 3.3V 电源供电时可以提供 3.3V 电压隔离电源。这就不需要在低功耗隔离设计中使用单独的、隔离式 DC-DC 转换器。采用芯片级变压器耦合技术对 DC-DC 转换器的逻辑信号和磁性元件进行隔离，是一个较小尺寸的全隔离的解决方案。

1.4 结构框图

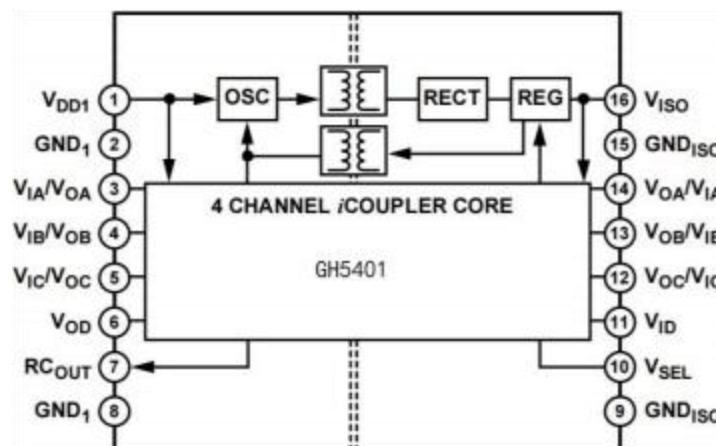
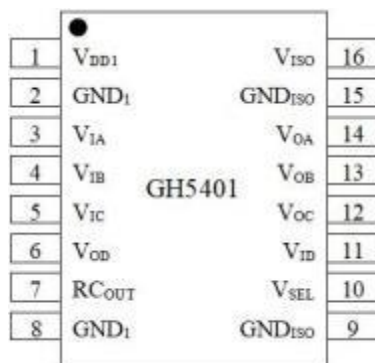


图 1 产品结构框图

2 引脚排列



引脚序号	引脚名称	引脚描述
1	V _{DD1}	初级侧电源电压，3.0V 至 5.5V
2，8	GND ₁	隔离器一次侧的接地基准。PIN2 和 PIN8 内部连接，建议两个引脚连接到公共地。
3	V _{IA}	逻辑输入 A
4	V _{IB}	逻辑输入 B
5	V _{IC}	逻辑输入 C
6	V _{OD}	逻辑输出 D
7	R _{COUT}	调整控制输出引脚。这个引脚通过连接驱动从隔离电源 R _{CIN} 引脚，实现对从器件调整器的控制。
9，15	GND _{ISO}	隔离器二次侧的接地基准。PIN9 和 PIN15 内部连接，建议两个引脚连接到公共地。
10	V _{SEL}	输出电压选择，当 V _{SEL} =V _{ISO} 时，V _{ISO} 设定值为 5.0V。当 V _{SEL} =GND _{ISO} 时，V _{ISO} 设定值为 3.3V。
11	V _{ID}	逻辑输入 D
12	V _{OC}	逻辑输出 C
13	V _{OB}	逻辑输出 B
14	V _{OA}	逻辑输出 A
16	V _{ISO}	外部负载的次级侧电源电压输出，3.3V（V _{SEL} 低电平）或 5.0V（V _{SEL} 高电平）。

图 2 引脚排列示意图及引脚描述

3 电气参数

3.1 绝对最大额定值

表 1 绝对最大额定值

特性	符号	条件/描述	额定值	单位
电源电压		V_{DD1} , V_{ISO}	- 0.5 ~ + 7.0	V
输入电压	V_I	V_{IA} , V_{IB} , V_{IC} , V_{ID} , V_{SEL}	- 0.5 ~ $V_{DD1} + 0.5$	V
输出电压	V_O	V_{OA} , V_{OB} , V_{OC} , V_{OD}	- 0.5 ~ $V_{DDO} + 0.5$	V
每引脚平均输出电流	I_{OI}		- 10 ~ + 10	mA
共模瞬变抗扰度	CM		- 100 ~ + 100	kV/us
存储温度范围	T_{STG}		- 65 ~ + 150	°C

3.2 推荐工作条件

表 2 推荐工作条件

特性	符号	条件/描述	额定值	单位
电源电压	V_{DD}	$V_{DD1} @ V_{SEL}=0V$	+ 3.0 ~ + 5.5	V
		$V_{DD1} @ V_{SEL}=V_{ISO}$	+ 4.5 ~ + 5.5	V
存储温度范围	T_A		- 55 ~ + 125	°C

3.3 真值表

V_{Ix} 和 V_{Ox} 是指给定信道(A、B、C 或 D)的输入和输出信号, H=高电平、L=低电平、I=不定态、X=任意电平、Z=高阻态、NC=断开。

表 3

V_{Ix} 输入	V_{SEL} 输入	V_{DD1} 状态	V_{DD1} 输入	V_{ISO} 状态	V_{ISO} 输出	V_{Ox} 输出	备注
H	H	上电	5.0V	上电	5.0V	H	操作正常, 数据为高
L	H	上电	5.0V	上电	5.0V	L	操作正常, 数据为低
H	L	上电	3.3V	上电	3.3V	H	操作正常, 数据为高
L	L	上电	3.3V	上电	3.3V	L	操作正常, 数据为低
H	L	上电	5.0V	上电	3.3V	H	不建议配置
L	L	上电	5.0V	上电	3.3V	L	不建议配置
H	H	上电	3.3V	上电	5.0V	H	不建议配置
L	H	上电	3.3V	上电	5.0V	L	不建议配置

3.4 电气特性

3.4.1 5V 初级输入电源/5V 次级隔离电源

所有典型值测试条件均为 $T_A=25^{\circ}\text{C}$ ， $V_{DD1}=V_{SEL}=V_{ISO}=5.0\text{V}$ 。除另有规定，最大/最小规格均适用于整个推荐工作范围， $4.5\text{V}\leq V_{DD1}$ ， V_{SEL} ， $V_{ISO}\leq 5.5\text{V}$ ， $-55^{\circ}\text{C}\leq T_A\leq 125^{\circ}\text{C}$ 。除非另有说明，否则在 $C_L=15\text{pF}$ 和 CMOS 信号电平下测试开关特性。

表 4 电特性 1

特性	符号	条件/描述	最小值	典型值	最大值	单位
DC/DC 转换器电源						
设定值	V_{ISO}	$I_{ISO}=0\text{mA}$	4.7	5.0	5.4	V
线路调节	$V_{ISO(LINE)}$	$I_{ISO}=25\text{mA}$, $4.5\text{V}\leq V_{DD1}\leq 5.5\text{V}$	-	1	-	mV/V
负载调节	$V_{ISO(LOAD)}$	$5\text{mA}\leq I_{ISO}\leq 45\text{mA}$	-	1	5	%
输出纹波	$V_{ISO(RIP)}$	20MHz 带宽, $C_{BO}=0.1\mu\text{F}\parallel 10\mu\text{F}$, $I_{ISO}=45\text{mA}$	-	75	-	mVp-p
输出噪声	$V_{ISO(NOISE)}$	$C_{BO}=0.1\mu\text{F}\parallel 10\mu\text{F}$, $I_{ISO}=45\text{mA}$	-	200	-	mVp-p
开关频率	f_{OSC}		-	180	-	MHz
PWM 频率	f_{PWM}		-	625	-	kHz
最大输出电源电流	$I_{ISO(MAX)}$	$V_{ISO}>4.5\text{V}$	50	-	-	mA
$I_{ISO(MAX)}$ 最大输出电源电流效率		$I_{ISO}=45\text{mA}$	-	20	-	%
I_{DD1} ，无 V_{ISO} 负载	$I_{DD1(Q)}$		-	19	35	mA
I_{DD1} ，全 V_{ISO} 负载	$I_{DD1(MAX)}$		-	-	300	mA
动态参数						
I_{DD1} 输入电源电流	I_{DD1}	1Mbps， V_{ISO} 无负载	-	-	45	mA
I_{DD1} 输入电源电流	I_{DD1}	25Mbps， V_{ISO} 无负载	-	-	136	mA
可用负载电源电流	$I_{ISO(LOAD)}$	1Mbps	-	50	-	mA
可用负载电源电流	$I_{ISO(LOAD)}$	25Mbps	-	38	-	mA
开关特性						
最大数据速率		在 PWD 限制内	25	-	-	Mbps
传播延迟	t_{PHL} ， t_{PLH}	50%的输入到 50%的输出	-	45	60	ns
脉冲宽度失真 $ t_{PLH} - t_{PHL} $	PWD	$ t_{PLH} - t_{PHL} $	-	-	6	ns
最小脉冲宽度	PW		-	-	40	ns

表 4 电特性 1 (续)

特性	符号	条件/描述	最小值	典型值	最大值	单位
通道与通道匹配(同相)	t_{PSKCD}		-	-	6	ns
通道与通道匹配(反相)	t_{PSKOD}		-	-	15	ns
输出升/降时间	t_R/t_F	10%-90%	-	2.5	10	ns
变化 VS 温度			-	5	-	ps/°C
传播延迟偏移	t_{PSK}		-	-	15	ns
直流特性						
逻辑高压输入阈值	V_{IH}		$0.7 \times V_{ISO}$ 或 $0.7 \times V_{DD1}$	-	-	V
逻辑低压输入阈值	V_{IL}		-	-	$0.3 \times V_{ISO}$ 或 $0.3 \times V_{DD1}$	V
逻辑高压输出电压	V_{OH}	$I_{OX} = -20\mu A$, $V_{IX} = V_{IXH}$	$V_{DD1} - 0.3$ 或 $V_{ISO} - 0.3$	5.0	-	V
逻辑高压输出电压	V_{OH}	$I_{OX} = -4mA$, $V_{IX} = V_{IXH}$	$V_{DD1} - 0.5$ 或 $V_{ISO} - 0.3$	4.8	-	V
逻辑低压输出电压	V_{OL}	$I_{OX} = 20\mu A$, $V_{IX} = V_{IXL}$	-	0.0	0.1	V
逻辑低压输出电压	V_{OL}	$I_{OX} = 4mA$, $V_{IX} = V_{IXL}$	-	0.2	0.4	V
欠压锁定 UVLO (V_{DD1}、V_{DDL}、V_{ISO} 电源)						
正向阈值	V_{UV+}		-	2.7	-	V
反向阈值	V_{UV-}		-	2.4	-	V
迟滞	V_{UVH}		-	0.3	-	V
每通道输入电流	I_I	$0V \leq V_{IX} \leq V_{DDX}$	-20	+0.01	+20	μA
交流特性						
共模瞬变抗扰度	CM	$V_{IX} = V_{DD1}$ 或 V_{ISO} , $V_{CM} = 1000V$, 瞬态幅值 800V	25	35	-	kV/us
刷新率	f_r		-	1.0	-	Mbps

3.4.2 3.3V 初级输入电源/3.3V 次级隔离电源

所有典型值测试条件均为 $T_A = 25^\circ C$, $V_{DD1} = V_{ISO} = 3.3V$, $V_{SEL} = GND_{ISO}$ 。除另有规定, 最大/最小规格均适用于整个推荐工作范围, $3.0V \leq V_{DD1}$, V_{SEL} , $V_{ISO} \leq 3.6V$, $-55^\circ C \leq T_A \leq 125^\circ C$ 。除非另有说明, 否则在 $C_L = 15pF$ 和 CMOS 信号电平下测试开关特性。

表 5 电特性 2

特性	符号	条件/描述	最小值	典型值	最大值	单位
DC/DC 转换器电源						
设定值	V_{ISO}	$I_{ISO}=0mA$	3.0	3.3	3.6	V
线路调节	$V_{ISO(LINE)}$	$I_{ISO}=20mA$, $3.0V \leq V_{DD1} \leq 3.6V$	-	1	-	mV/V
负载调节	$V_{ISO(LOAD)}$	$4mA \leq I_{ISO} \leq 36mA$	-	1	5	%
输出纹波	$V_{ISO(RIP)}$	20MHz 带宽, $C_{BO}=0.1\mu F \parallel 10\mu F$, $I_{ISO}=36mA$	-	50	-	mV _{P-P}
输出噪声	$V_{ISO(NOISE)}$	$C_{BO}=0.1\mu F \parallel 10\mu F$, $I_{ISO}=36mA$	-	130	-	mV _{P-P}
开关频率	f_{OSC}		-	180	-	MHz
PWM 频率	f_{PWM}		-	625	-	kHz
最大输出电源电流	$I_{ISO(MAX)}$	$V_{ISO} > 3V$	40	-	-	mA
$I_{ISO(MAX)}$ 最大输出电源 电流效率		$I_{ISO}=36mA$	-	20	-	%
I_{DD1} , 无 V_{ISO} 负载	$I_{DD1(Q)}$		-	14	28	mA
I_{DD1} , 全 V_{ISO} 负载	$I_{DD1(MAX)}$		-	-	300	mA
动态参数						
I_{DD1} 输入电源电流	I_{DD1}	1Mbps , V_{ISO} 无负载	-	-	40	mA
I_{DD1} 输入电源电流	I_{DD1}	25Mbps , V_{ISO} 无负载	-	-	88	mA
可用负载电源电流	$I_{ISO(LOAD)}$	1Mbps	-	40	-	mA
可用负载电源电流	$I_{ISO(LOAD)}$	25Mbps	-	30	-	mA
开关特性						
最大数据速率		在 PWD 限制内	25	-	-	Mbps
传播延迟	t_{PHL} , t_{PLH}	50%的输入到 50%的输出	-	45	60	ns
脉冲宽度失真 $ t_{PLH}-t_{PHL} $	PWD	$ t_{PLH} - t_{PHL} $	-	-	6	ns
最小脉冲宽度	PW	在 PWD 限制内	-	-	40	ns
通道与通道匹配(同相)	t_{PSKCD}		-	-	6	ns
通道与通道匹配(反相)	t_{PSKOD}		-	-	15	ns
变化 VS 温度			-	5	-	ps/°C
传播延迟偏移	t_{PSK}	在任意两个单元之间	-	-	45	ns

表 5 电特性 2 (续)

特性	符号	条件/描述	最小值	典型值	最大值	单位
直流特性						
逻辑高压输入阈值	V_{IH}		$0.7 \times V_{ISO}$ 或 $0.7 \times V_{DD1}$	-	-	V
逻辑低压输入阈值	V_{IL}		-	-	$0.3 \times V_{ISO}$ 或 $0.3 \times V_{DD1}$	V
逻辑高压输出电压	V_{OH}	$I_{Ox} = -20\mu A$, $V_{Ix} = V_{IxH}$	$V_{DD1}-0.3$ 或 $V_{ISO}-0.3$	3.3	-	V
逻辑高压输出电压	V_{OH}	$I_{Ox} = -4mA$, $V_{Ix} = V_{IxH}$	$V_{DD1}-0.5$ 或 $V_{ISO}-0.5$	3.1	-	V
逻辑低压输出电压	V_{OL}	$I_{Ox} = 20\mu A$, $V_{Ix} = V_{IxL}$	-	0.0	0.1	V
逻辑低压输出电压	V_{OL}	$I_{Ox} = 4mA$, $V_{Ix} = V_{IxL}$	-	0.0	0.4	V
输出升/降时间	t_R/t_F	10%至 90%	-	2.5	10	ns
欠压锁定 UVLO (V_{DD1}、V_{DDL}、V_{ISO} 电源)						
正向阈值	V_{UV+}			2.7		V
反向阈值	V_{UV-}			2.4		V
迟滞	V_{UVH}			0.3		V
每通道输入电流	I_I	$0V \leq V_{Ix} \leq V_{DDx}$	-10	+0.01	+10	μA
交流特性						
共模瞬变抗扰度	$ CM $	$V_{Ix} = V_{DD1}$ 或 V_{ISO} , 瞬态幅值 800V, $V_{CM} = 1000V$	25	35	-	kV/us
刷新率	f_r		-	1.0	-	Mbps

3.4.3 5V 初级输入电源/3.3V 次级隔离电源

所有典型值测试条件均为 $T_A = 25^\circ C$, $V_{DD1} = 5.0V$, $V_{ISO} = 3.3V$, $V_{SEL} = GND_{ISO}$ 。除另有规定, 最大/最小规格均适用于整个推荐工作范围, $4.5V \leq V_{DD1} \leq 5.5V$, $3.0V \leq V_{ISO} \leq 3.6V$,

$-55^\circ C \leq T_A \leq 125^\circ C$ 。除非另有说明, 否则在 $C_L = 15pF$ 和 CMOS 信号电平下测试开关特性。

表 6 电特性 3

特性	符号	条件/描述	最小值	典型值	最大值	单位
DC/DC 转换器电源						
设定值	V_{ISO}	$I_{ISO} = 0mA$	3.0	3.3	3.6	V
线路调节	$V_{ISO(LINE)}$	$I_{ISO} = 25mA$, $3.0V \leq V_{DD1} \leq 3.6V$	-	1	-	mV/V
负载调节	$V_{ISO(LOAD)}$	$5mA \leq I_{ISO} \leq 45mA$	-	1	5	%
输出纹波	$V_{ISO(RIP)}$	20MHz 带宽, $C_{BO} = 0.1\mu F \parallel 10\mu F$, $I_{ISO} = 45mA$	-	50	-	mV _{P-P}
输出噪声	$V_{ISO(NOISE)}$	$C_{BO} = 0.1\mu F \parallel 10\mu F$, $I_{ISO} = 45mA$	-	130	-	mV _{P-P}

表 6 电特性 3 (续)

特性	符号	条件/描述	最小值	典型值	最大值	单位
开关频率	f_{OSC}		-	180	-	MHz
脉宽调频	f_{PWM}		-	625	-	kHz
最大输出电源电流	$I_{ISO(MAX)}$	$V_{ISO} > 3V$	50	-	-	mA
$I_{ISO(MAX)}$ 最大输出电源电流效率		$I_{ISO} = 45mA$	-	20	-	%
I_{DD1} , 无 V_{ISO} 负载	$I_{DD1(Q)}$		-	14	20	mA
I_{DD1} , 全 V_{ISO} 负载	$I_{DD1(MAX)}$		-	-	300	mA
动态参数						
I_{DD1} 输入电源电流	I_{DD1}	1Mbps, V_{ISO} 无负载			30	mA
I_{DD1} 输入电源电流	I_{DD1}	25Mbps, V_{ISO} 无负载			88	mA
可用负载电源电流	$I_{ISO(LOAD)}$	1Mbps		50		mA
可用负载电源电流	$I_{ISO(LOAD)}$	25Mbps		38		mA
开关特性						
最大数据速率		在 PWD 限制内	25			Mbps
传播延迟	t_{PHL}, t_{PLH}	50%的输入到 50%的输出		45	60	ns
脉冲宽度失真 $ t_{PLH} - t_{PHL} $	PWD	$ t_{PLH} - t_{PHL} $			6	ns
最小脉冲宽度	PW	在 PWD 限制内			40	ns
通道与通道匹配(同相)	t_{PSKCD}				6	ns
通道与通道匹配(反相)	t_{PSKOD}		-	-	15	ns
输出升/降时间	t_R/t_F	10%至 90%	-	2.5	10	ns
变化 VS 温度				5		ps/°C
传播延迟偏移	t_{PSK}	在任意两个单元之间			15	ns
直流特性						
逻辑高压输入阈值	V_{IH}		$0.7 \times V_{ISO}$ 或 $0.7 \times V_{DD1}$	-	-	V
逻辑低压输入阈值	V_{IL}		-	-	$0.3 \times V_{ISO}$ 或 $0.3 \times V_{DD1}$	V
逻辑高压输出电压	V_{OH}	$I_{Ox} = -20\mu A, V_{Ix} = V_{IxH}$	$V_{DD1} - 0.2$ 或 $V_{ISO} - 0.2$	V_{DD1} 或 V_{ISO}	-	V
逻辑高压输出电压	V_{OH}	$I_{Ox} = -4mA, V_{Ix} = V_{IxH}$	$V_{DD1} - 0.5$ 或 $V_{ISO} - 0.5$	$V_{DD1} - 0.2$ 或 $V_{ISO} - 0.2$	-	V
逻辑低压输出电压	V_{OL}	$I_{Ox} = 20\mu A, V_{Ix} = V_{IxL}$	-	0.0	0.1	V
逻辑低压输出电压	V_{OL}	$I_{Ox} = 4mA, V_{Ix} = V_{IxL}$	-	0.0	0.4	V

表 6 电特性 3 (续)

特性	符号	条件/描述	最小值	典型值	最大值	单位
欠压锁定 UVLO (V_{DD1} 、 V_{DDL} 、 V_{ISO} 电源)						
正向阈值	V_{UV+}			2.7		V
反向阈值	V_{UV-}			2.4		V
迟滞	V_{UVH}			0.3		V
每通道输入电流	I_I	$0V \leq V_{IX} \leq V_{DDX}$	-10	+0.01	+10	μA
交流特性						
共模瞬变抗扰度	$ CM $	$V_{IX} = V_{DD1}$ 或 V_{ISO} , $V_{CM} = 1000V$, 瞬态幅值 800V	25	35	-	kV/us
刷新率	f_r		-	1.0	-	Mbps

4 应用信息

4.1 工作原理

HQ5401 的 DC/DC 转换器部分的工作原理是大多数现代电源通用的。它是一个具有隔离脉宽调制(PWM)反馈的二次侧控制器结构。 V_{DD1} 电源提供给振荡电路将电流转换到芯片级的空心变压器，传输到二次侧的能量被整流并调节到 3.3V 或 5V。二次侧(V_{ISO})控制器通过创建 PWM 控制信号来调节输出，该信号通过专用的耦合器数据通道发送到主(V_{DD1})侧。PWM 调制振荡器电路，以控制被发送到二次侧的功率。反馈可以显著提高功率和效率。

HQ5401 在 V_{DD1} 电源输入端上实现带有滞后现象的欠压锁定(UVLO)。此功能可确保转换器不会因输入功率噪音或缓慢的功率输入斜坡率而出现振荡。建议最小负载电流为 10mA，以确保最佳负载调节。由于 PWM 脉冲短或不稳定，较小的负载可能会在芯片上产生过多噪声。在某些情况下，以这种方式产生的过量噪声可能会导致数据损坏。

4.2 PCB 布局

HQ5401 数字隔离器具有 0.5W 隔离电源集成 DC-DC 转换器，逻辑接口不需要外部接口电路。在输入和输出电源引脚处需要进行电源旁路。注意，在 PIN1 和 PIN2 之间需要一个低 ESR 的旁路电容器。

HQ5401 的电源部分使用非常高的振荡频率，以有效地将电源通过其芯片级变压器。此外，耦合器数据部分的正常工作会在电源引脚上引入开关瞬态。对于几个工作频率，都需要旁路电容器。噪声抑制需要一个低电感、高频电容；纹波抑制和适当调节需要一个高容值的电容器。对于一次侧 V_{DD1} ，它们最方便的连接在 PIN1 和 PIN2 之间，对于二次侧

V_{ISO} ，它们最方便连接在 PIN15 和 PIN16 之间。为了抑制噪声和降低纹波，需要至少两个电容器的并联组合。 V_{DD1} 侧的推荐电容器值分别为 0.1 μ F 和 33 μ F。较小的电容器必须具有较低的 ESR；例如，建议使用陶瓷电容器。请注意，低 ESR 电容器端部与输入电源引脚之间的总导线长度不得超过 2mm。安装长度超过 2mm 的旁路电容器可能会导致数据损坏。还应考虑 PIN1 和 PIN8 之间以及 PIN9 和 PIN16 之间的旁路，除非两个共接地引脚连接在靠近封装的地方。

在涉及高共模瞬态的应用中，应注意确保跨隔离栅的 PCB 耦合最小化。此外，PCB 布局的设计应使任何发生的耦合对给定组件侧的所有引脚产生同等影响。如果不能确保这一点，可能会导致引脚之间的电压差，超过规定的绝对最大额定值，从而导致闩锁或永久性损坏。

HQ5401 是在满载并以最大速度运行时功耗约 1W 的电源芯片器件。由于不可能将散热器应用于隔离器件，因此该器件主要依赖于通过 GND 引脚对 PCB 的散热。如果设备在高环境温度下使用，应小心提供从 GND 引脚到 PCB 地平面的热路径。下图中的 PCB 布局显示了 PIN8 和 PIN9 的放大 PAD。从 PAD 到地面应采用大直径通孔，并使用电源平面来降低电感。PAD 中的多个通孔可以显著降低芯片内部的温度。扩展 PAD 的尺寸由设计师和可用的板空间自行决定。

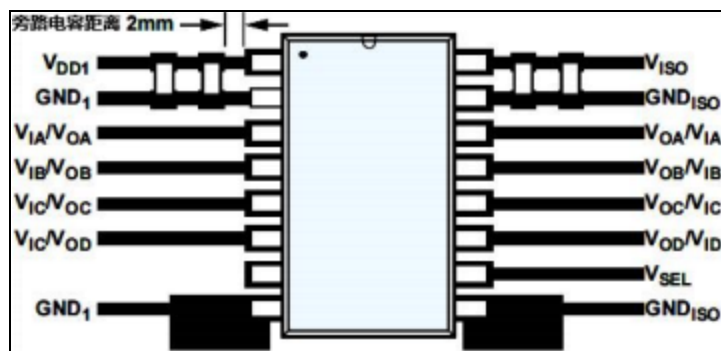


图 3 推荐 PCB 布局

4.3 热分析

HQ5401 由四个 DIE 组成，并连接在一个分裂的引线框架上。为了进行热分析，DIE 被视为一个热单元，其最高的结温度反映在 θ_{JA} 中。 θ_{JA} 的值基于安装在 JEDEC 标准上的零件的测量值，四层板有精细宽度的宽度痕迹和静止的空气。在正常工作条件下，HQ5401 在全温度范围内满负荷工作，而不降低输出电流。然而，根据 PCB 布局部分的建议，可降低 PCB 的热阻，从而在高环境温度下增加热裕度。

4.4 与传播延迟相关的参数

传播延迟是一个参数，它描述了一个逻辑信号通过一个组件传播所需的时间。对逻辑低输出的传播延迟可能不同于对逻辑高输出的传播延迟。脉宽失真是这两个传播延迟值之间的最大差值，并且是输入信号定时保持的准确性的指示。信道到信道匹配是指单个 HQ5401 组件中的信道之间传播延迟的最大差异量。传播延迟偏移是指在相同条件下运行的多个 HQ5401 组件之间传播延迟的最大差异量。

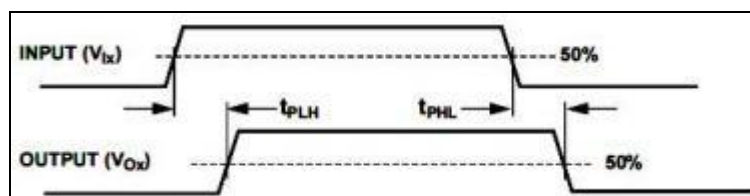


图 4 传播延迟参数

4.5 EMI 注意事项

HQ5401 组件的 DC/DC 转换器部分必须以非常高的频率工作，以允许通过小型变压器进行有效的功率传输。这就产生了高频电流，可以在电路板的接地和电源平面上传播，导致边缘和偶极子辐射。使用这些器件的应用场合建议使用接地外壳。如果接地外壳不可能使用，则在 PCB 的布局中应遵循良好的射频设计规范。

4.6 直流准确性和磁场抗干扰度

隔离器输入处的正负逻辑转换导致窄(约 1ns)脉冲通过变压器发送到解码器。解码器是双稳态的，因此，可以由脉冲设置或重置，指示输入逻辑转换。在超过 1us 的输入端没有逻辑转换的情况下，会发送指示正确输入状态的周期性刷新脉冲集，以确保输出端的直流正确性。如果解码器没有接收到超过大约 5us 的内部脉冲，则假设输入侧无电源或未工作，在这种情况下，看门狗定时器电路将隔离器输出强制进入默认状态。这种情况只应在通电和断电操作期间发生在 HQ5401 设备中。HQ5401 磁场抗扰力的限制在于，变压器接收线圈中的感应电压足够大，足以错误地设置或重置解码器。下面的分析定义了这种情况可能发生的条件。检查了 HQ5401 的 3.3V 工作状态，因为它代表了最容易受影响的工作模式。变压器输出处的脉冲具有 >1.0V 的振幅。解码器具有约 0.5V 的传感阈值，从而建立了一个可耐受感应电压 0.5V 的裕度。在接收线圈上感应到的电压：

$$V = (-d\beta/dt) \sum \pi r_n^2 ; n = 1, 2, \dots, N$$

式中：

β 为磁通密度（高斯）。

N 是接收线圈中的匝数。

r_n 是接收线圈中第 n 圈的半径(cm)。

考虑到 HQB401 中接收线圈的几何形状，并要求解码器处感应电压最多为 0.5V 裕度的 50%，计算出最大允许磁场，如下图所示。

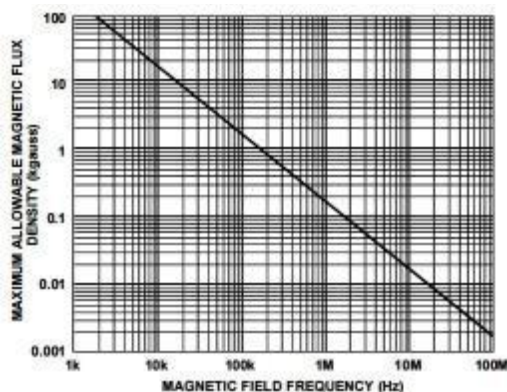


图 5 最大允许外部磁通量密度

例如，在 1MHz 的磁场频率时，0.2kgauss 的最大允许磁场在接收线圈处产生 0.25V 的电压。这大约是传感阈值的 50%，并且不会导致错误的输出转换。类似地，如果这样的事件发生在传输脉冲期间（并且是最坏情况极性），它将接收脉冲从 >1.0V 降低到 0.75V，这仍然远高于解码器的 0.5V 传感阈值。

上述磁通量密度值对应于与 HQB401 变压器在给定距离下的特定电流大小。如下图所示，HQB401 具有极强的抗干扰性，只能受到在非常接近组件的高频工作的极大电流的影响。对于 1MHz 的例子，需要将 0.5kA 的电流放置在距离 HQB401 5mm 的地方，才能影响组件的运行。

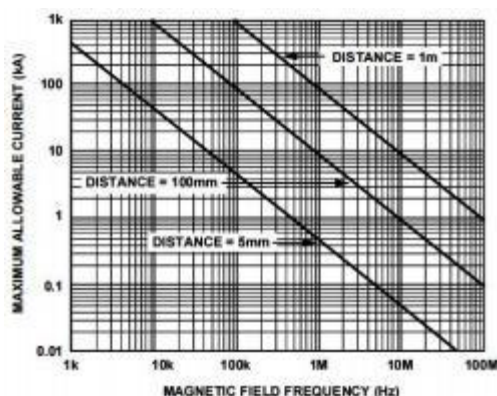


图 6 各种电流的最大允许电流与产品间隔

注意，在强磁场和高频的组合下，由印刷电路板走线形成的任何回路都可能引起足够大的误差电压，从而触发后续电路的阈值。在布局这类走线时应注意，以避免这种可能性。

4.7 功耗

V_{DD1} 电源输入为耦合器数据通道以及功率转换器提供电源。因此，数据转换器和主和次要 I/O 通道产生的静态电流不能单独确定。所有这些静态功率需求都被合并到 $I_{DD1(Q)}$ 电流中，如下图所示。总 I_{DD1} 供电电流等于静止工作电流之和、I/O 通道所需的动态电流 $I_{DD1(D)}$ 和任何外部 I_{ISO} 负载。

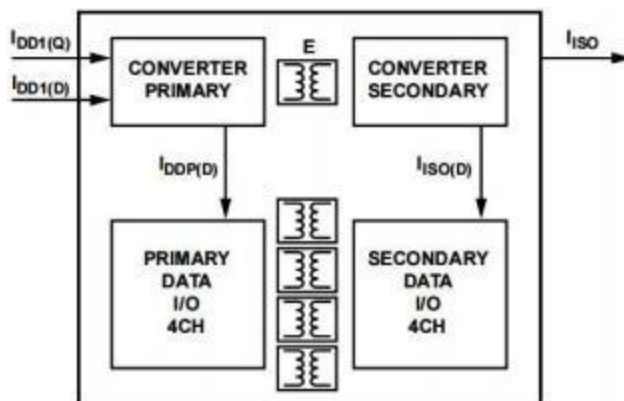


图 7 产品内的功耗

只有在以高于 f_r 的刷新率的速度操作通道时，才会消耗动态 I/O 电流。每个通道的动态电流由其数据速率决定。这两个数字都假设了一个典型的 15pF 负载。以下关系允许计算总 I_{DD1} 电流：

$$I_{DD1} = (I_{ISO} \times V_{ISO}) / (E \times V_{DD1}) + \sum I_{CHn}; n = 1 \text{ to } 4$$

式中：

I_{DD1} 为总电源输入电流。

I_{CHn} 是由单个通道产生的电流，取决于通道方向。

I_{ISO} 是由二次侧外部负载产生的电流。

E 为所涉及的 V_{ISO} 和 V_{DD1} 条件下 100mA 负载下的电源效率。

最大外部负载可以通过从最大允许负载中减去动态输出负载来计算。

$$I_{ISO(LOAD)} = I_{ISO(MAX)} - \sum I_{ISO(D)n}; n = 1 \text{ to } 4$$

其中：

$I_{ISO(LOAD)}$ 是可用来提供外部二次侧负载的电流。

$I_{ISO(MAX)}$ 是在 V_{ISO} 时可用的最大外部二次侧负载电流。

$I_{ISO(D)n}$ 是由输入或输出通道从 V_{ISO} 抽取的动态负载电流。

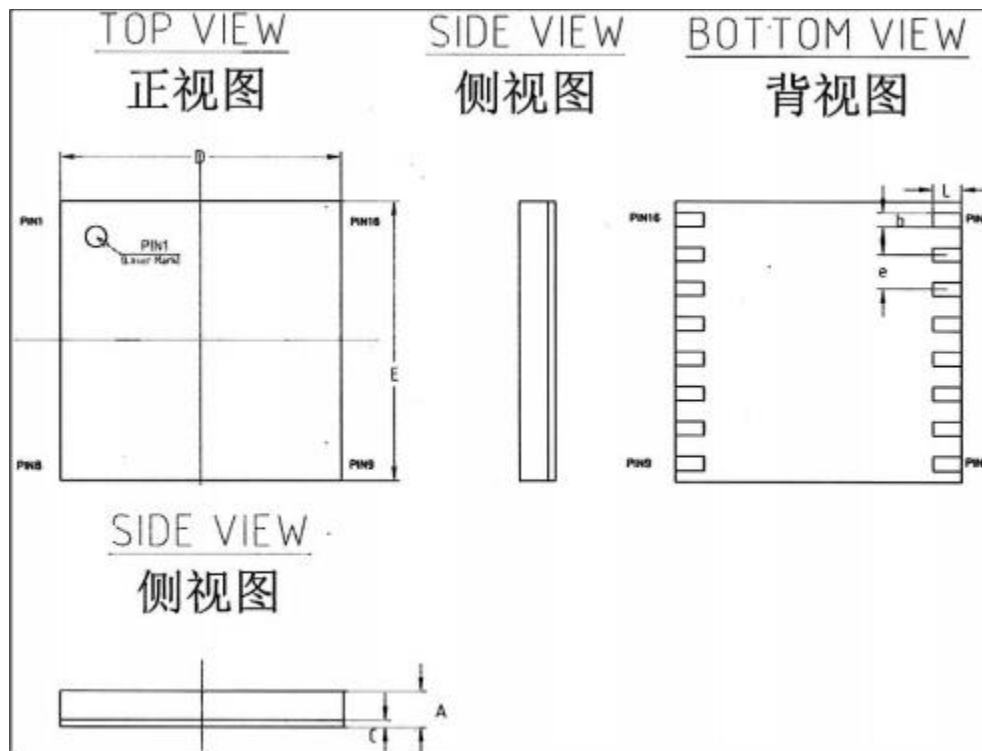
前面的分析假设每个数据输出都有 15pf 的电容负载。如果电容性负载大于 15pF，则必须在 I_{DD1} 和 I_{ISO} （负载）的分析中包含附加的电流。

4.8 电源注意事项

HQ5401 电源输入、一次侧的数据输入通道以及二次侧的数据输入通道，都受到 UVLO 电路保护，防止过早运行。低于最低工作电压时，功率转换器使其振荡器保持非活动状态，所有输入通道驱动器和刷新电路都处于空闲状态。输出都被保持在一个较低的状态。这是为了防止在通电和断电操作期间传输未定义的状态。在 V_{DD1} 通电期间，一次侧电路保持空闲状态，直到达到 UVLO 预设电压。此时，数据通道被初始化为默认的低输出状态，直到它们从二次侧接收到数据脉冲。一次侧输入通道对输入进行采样，并发送脉冲到非活动的二次侧输出。二次侧变流器开始接受来自一次侧的电源， V_{ISO} 电压开始上升。当达到二次侧 UVLO 时，二次侧输出被初始化为默认的低电平状态，直到从相应的一次侧输入接收到数据（转换脉冲或直流刷新脉冲）。二次侧初始化后，输出状态与一次侧输入相关，可能需要 $1\mu s$ 。二次侧输入对其状态进行采样，并将其传输至一次侧。输出在二次侧激活后的一个传播延迟内有效。因为二次侧的充电速率取决于所选的负载条件、输入电压和输出电压电平，在设计时应注意允许转换器在需要有效数据之前稳定下来。当 V_{DD1} 断电时，一次侧转换器和耦合器在达到 UVLO 电平时关闭，二次侧停止供电并开始放电。二次侧的输出保持从一次侧接收到的最后一个状态，直到达到 UVLO 电平，输出被置于默认的低电平状态，或在二次侧电源达到 UVLO 之前，从输出中检测到输入不活跃，并将输出设置为其默认值。

5 封装信息

该产品采用P-LGA16 封装，外形及尺寸如下图所示，图示单位为 mm：



符号	尺寸				符号	尺寸			
	最小值	公称值	最大值	单位		最小值	公称值	最大值	单位
A	1.21	1.31	1.41	mm	E	10.15	10.20	10.25	mm
C	0.22	0.26	0.30	mm	e	-	1.27	-	mm
b	0.46	0.51	0.56	mm	L	0.97	1.02	1.07	mm
D	10.15	10.20	10.25	mm	-	-	-	-	-

图 8 封装外形及尺寸示意图

6 订购指南

订货型号	温度范围	质量等级	封装形式
HQ5401MM1B	- 55°C至 + 125°C	GJB 10164 - M1 级	P-LGA16
HQ5401DM1B	- 55°C至 + 100°C	GJB 10164 - M1 级	P-LGA16
HQ5401EM2B	- 40°C至 + 85°C	GJB 10164 - M2 级	P-LGA16