

概述

DV6268 系列是采用高耐压 CMOS 工艺，内置高精度电压检测电路和延时电路，用于 1 节锂离子/聚合物可充电电池的保护 IC。可对 1 节锂离子/聚合物电池的过充电、过放电、放电过电流、充电过电流及短路状态进行检测。

特点

(1) 各种检测、释放电压的选择范围与精度

过充电检测电压	4.2V~4.6V、5mV进阶可选	精度±25mV (Ta=25°C) 精度±30mV (Ta=-5~+60°C)
过充电释放电压	4.0V~4.6V、10mV进阶可选	精度±50mV
过放电检测电压	2.0V~3.4V、10mV进阶可选	精度±50mV
过放电释放电压	2.0V~3.4V、10mV进阶可选	精度±50mV
放电过电流检测电压	+50mV~+400mV、5mV进阶可选	精度±15mV
充电过电流检测电压	-400mV~-50mV、5mV进阶可选	精度±20mV
短路检测电压	0.55V	精度±100mV

(2) 各种检测延迟时间功能仅通过内置电路可实现（不需要外接电容）

(3) 充电器连接端子采用高耐压器件（CS 端绝对最大额定值 40 V）

(4) 0 V 电池充电的功能 可选择“允许” / “禁止”

(5) 休眠功能 可选择“有” / “无”

(6) 工作温度范围广 Ta=-40°C~+85°C

(7) 消耗电流低

工作时 3.0μA（典型值），6.0μA（最大值）（Ta=+25°C）

休眠时 0.1μA（最大值）（Ta=+25°C）

(8) 无卤绿色环保封装

用途

单节锂离子可充电电池组

单节锂聚合物可充电电池组

封装

SOT-23-6

内部框图

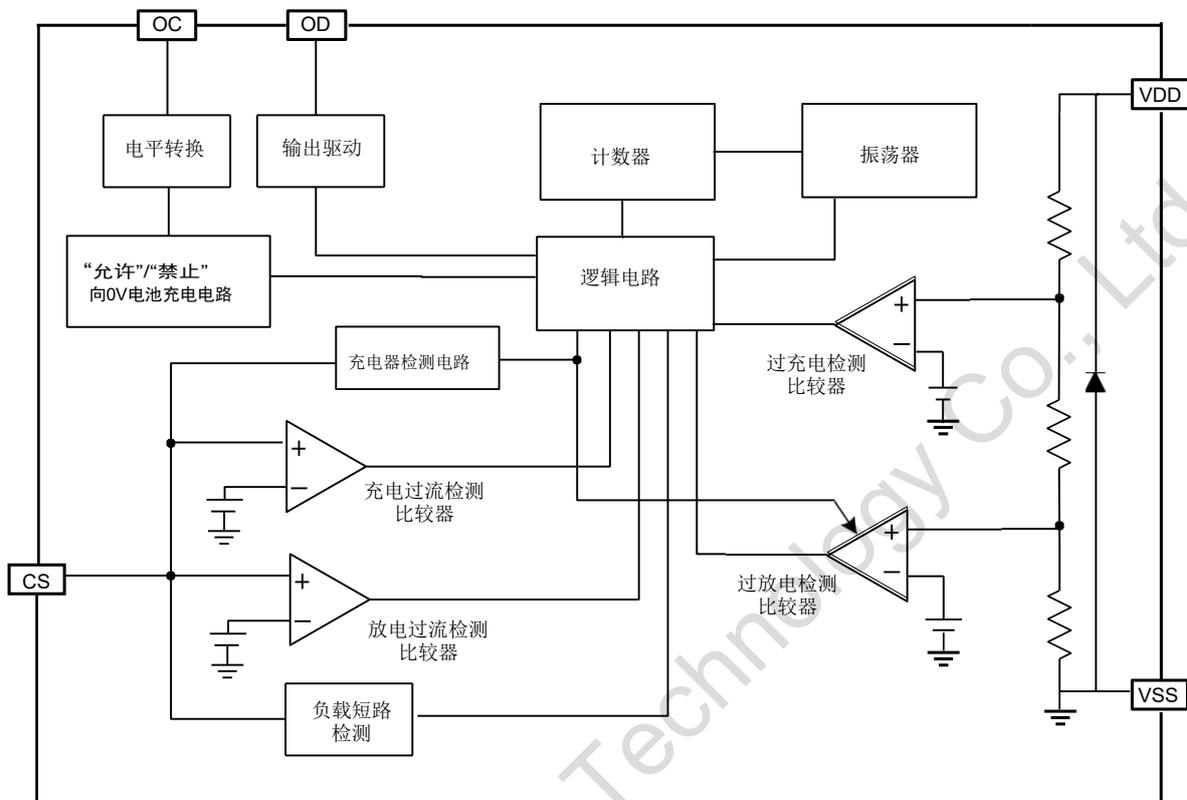
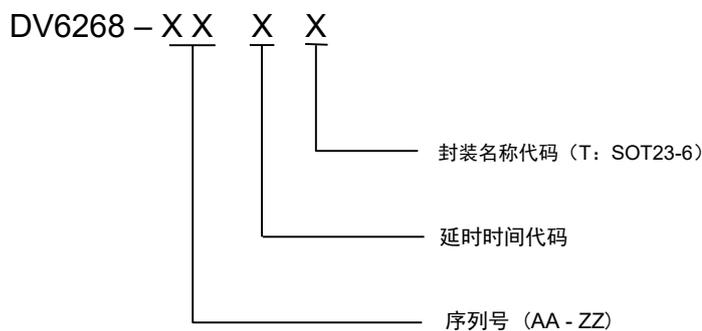


图1

Shenzhen DWAVE Technology Co., Ltd

产品型号构成

(1) 产品名



(2) 延迟时间代码

延迟时间代码	过充电检测 延迟时间	过放电检测 延迟时间	放电过流检测 延迟时间	充电过流检测 延迟时间	负载短路检测 延迟时间
	T _{OC}	T _{OD}	T _{DIP}	T _{CIP}	T _{SIP}
1	1.0 s	128 ms	8 ms	8 ms	250 μs
2	1.0 s	128 ms	8 ms	8 ms	250 μs
3	1.0 s	128 ms	8 ms	8 ms	250 μs
4	1.0 s	128 ms	8 ms	8 ms	250 μs
5	1.0 s	32 ms	8 ms	8 ms	250 μs
6	256ms	32 ms	16 ms	8 ms	250 μs

表 1

备注:

表 1 中列出各延时时间参数的典型值, 各延时时间参数的精度详见表 7。

延迟时间组合也可从下表给出的延迟时间范围中选择。

延迟时间	符号	选择范围			
过充电检测延迟时间	T _{OC}	256 ms	512 ms	1.0 s	-
过放电检测延迟时间	T _{OD}	32 ms	64 ms	128 ms	-
放电过流检测延迟时间	T _{DIP}	4 ms	8 ms	16 ms	-
充电过流检测延迟时间	T _{CIP}	4 ms	8 ms	16 ms	-
负载短路检测延迟时间	T _{SIP}	-	250 μs	-	-

表 2

备注:

表 2 中给出的延迟时间选择范围可以随机组合。

(3) 产品型号目录

DV 型号	过充电 检测电压 V_{CU}	过充电 释放电压 V_{CR}	过放电 检测电压 V_{DU}	过放电 释放电压 V_{DR}	放电过 流检测 电压 V_{DIP}	充电过 流检测 电压 V_{CIP}	负载短 路检测 电压 (mV)	延 迟 时间 代码	向 0V 电池充 电功能	休眠 功能
DV6268-AG2T	4.280	4.080	3.000	3.000	80	-100	550	2	允许	有
DV6268-AQ1T	4.375	4.125	2.500	2.900	150	-150	550	1	允许	无
DV6268-AS1T	4.280	4.080	2.800	3.000	180	-150	550	1	允许	无
DV6268-AW1T	4.280	4.080	3.200	3.300	200	-150	550	1	允许	有
DV6268-AX2T	4.280	4.080	2.800	2.800	100	-100	550	2	允许	有
DV6268-AZ2T	4.275	4.075	2.500	2.900	150	-150	550	2	禁止	有
DV6268-BA2T	4.200	4.000	2.800	2.900	150	-150	550	2	禁止	有
DV6268-BD3T	4.425	4.225	2.500	2.900	130	-130	550	3	允许	无
DV6268-BM1T	4.250	4.050	2.500	3.000	200	-150	550	1	允许	无
DV6268-OB1B	4.400	4.200	2.800	3.000	150	-200	550	1	允许	无
DV6268-BJ5T	3.700	3.550	2.500	2.800	200	-200	550	5	允许	无
DV6268-CB2T	4.325	4.080	2.500	2.900	150	-100	550	2	禁止	有
DV6268-CC6T	4.280	4.080	3.000	3.200	200	-100	550	6	允许	有
DV6268-BC4T	4.325	4.125	2.300	3.000	230	-150	550	4	允许	无
DV6268-BF1T	4.425	4.225	3.000	3.000	50	-50	550	1	允许	有
DV6268-CAYT	4.280	4.080	2.800	2.800	50	-50	550	1	允许	有
DV6268-BT1T	4.475	4.275	3.000	3.300	200	-150	550	1	允许	有
DV6268-AB1T	4.400	4.200	3.000	3.200	150	-150	550	1	允许	有

表 3

备注:

- 1、表 3 中列出各电气参数的典型值，各电气参数的精度请参阅表 6。
- 2、延迟时间代码对应的延迟时间参数请参阅表 1。
- 3、需要上述规格以外的产品时，请与本公司业务部联系。

引脚排列示意图

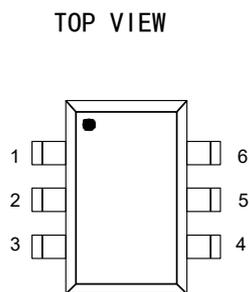


图 2
SOT-23-6

引脚	符号	说明
1	OD	放电控制用 MOSFET 门极连接端子
2	CS	过电流检测输入端子, 充电器检测端子
3	OC	充电控制用 MOSFET 门极连接端子
4	NC	无连接
5	VDD	电源端, 正电源输入端子
6	VSS	接地端, 负电源输入端子

表 4

备注:

NC 表示从电气的角度而言处于开路状态。可与 VDD 端子或 VSS 端子连接, 也可空接。

绝对最大额定值

(除特殊注明以外 Ta=+25°C)

项目	符号	适用端子	规格	单位
VDD 和 VSS 之间输入电压	V_{DS}	VDD	$V_{SS}-0.3\sim V_{SS}+6$	V
OC 输出端子电压	V_{OC}	OC	$V_{CS}-0.3\sim V_{DD}+0.3$	V
OD 输出端子电压	V_{OD}	OD	$V_{SS}-0.3\sim V_{DD}+0.3$	V
CS 输入端子电压	V_{CS}	CS	$V_{DD}-40\sim V_{DD}+0.3$	V
工作温度范围	T_{OP}	-	-40~+85	°C
储存温度范围	T_{ST}	-	-40~+125	°C
容许功耗	P_D	-	250 (基板未安装时)	mW

表 5

注意:

绝对最大额定值是指无论在任何条件下都不能超过的额定值。超过此额定值, 可能造成产品不可恢复的损伤。

电气特性

(1) 除特殊注明以外 Ta=+25°C

项目	符号	条件	最小值	典型值	最大值	单位
输入电压						
VDD-VSS 端子间工作电压	V _{DSOP1}	-	1.5	-	6	V
VDD-CS 端子间工作电压	V _{DSOP2}	-	1.5	-	40	V
耗电流 (有休眠功能的型号)						
工作电流	I _{DD}	V _{DD} =3.5V, V _{CS} =0V	-	3.0	6.0	μA
休眠电流	I _{PD}	V _{DD} =2V, V _{CS} 从 0V 升至 2V	-	-	0.1	μA
耗电流 (有过放自恢复功能的型号)						
工作电流	I _{DD}	V _{DD} =3.5V, V _{CS} =0V	-	3.0	6.0	μA
过放电时耗电流	I _{OD}	V _{DD} =2V, V _{CS} 从 0V 升至 2V	-	1.8	3	μA
检测电压						
过充电检测电压	V _{CU}	3.9~4.5V, 可调整	V _{CU} -0.025	V _{CU}	V _{CU} +0.025	V
		3.9~4.5V, 可调整 -5°C~55°C (*1)	V _{CU} -0.030	V _{CU}	V _{CU} +0.030	V
过充电释放电压	V _{CR}	V _{CR} ≠V _{CU} 时	V _{CR} -0.050	V _{CR}	V _{CR} +0.050	V
		V _{CR} =V _{CU} 时	V _{CR} -0.025	V _{CR}	V _{CR} +0.025	V
过放电检测电压	V _{DU}	2.0~3.4V, 可调整	V _{DU} -0.050	V _{DU}	V _{DU} +0.050	V
过放电释放电压	V _{DR}	2.0~3.4V, 可调整	V _{DR} -0.050	V _{DR}	V _{DR} +0.050	V
放电过流检测电压	V _{DIP}	0.05~0.40V, 可调整	V _{DIP} -15	V _{DIP}	V _{DIP} +15	mV
负载短路检测电压	V _{SIP}	-	V _{SIP} -100	V _{SIP}	V _{SIP} +100	mV
充电过流检测电压	V _{CIP}	-0.40~-0.05V, 可调整	V _{CIP} -20	V _{CIP}	V _{CIP} +20	mV
控制端子输出电压						
OD 端子输出高电压	V _{DH}	-	V _{DD} -0.1	V _{DD} -0.02	-	V
OD 端子输出低电压	V _{DL}	-	-	0.1	0.5	V
OC 端子输出高电压	V _{CH}	-	V _{DD} -0.1	V _{DD} -0.02	-	V
OC 端子输出低电压	V _{CL}	-	-	0.1	0.5	V
向 0V 电池充电的功能 (允许或禁止)						
充电器起始电压 (允许)	V _{OCH}	允许向 0V 电池充电功能	0.0	0.7	1.7	V
电池电压 (禁止)	V _{OIN}	禁止向 0V 电池充电功能	0.7	1.2	1.7	V
控制端子输出阻抗						
OD 输出“H”阻抗	R _{DH}	V _{DD} =3.5V, V _{OD} =3.0V, V _{CS} =0V	3	5	10	KΩ
OD 输出“L”阻抗	R _{DL}	V _{DD} =2.0V, V _{OD} =0.5V, V _{CS} =0V	3	5	10	KΩ
OC 输出“H”阻抗	R _{CH}	V _{DD} =3.5V, V _{OC} =3.0V, V _{CS} =0V	5	10	20	KΩ
OC 输出“L”阻抗	R _{CL}	V _{DD} =4.5V, V _{OC} =0.5V, V _{CS} =0V	15	30	60	KΩ
内部电阻						
CS-VSS 端子间电阻	R _{CSS}	V _{DD} =3.5V, V _{CS} =1.0V	30	60	120	KΩ
CS-VDD 端子间电阻	R _{CSD}	V _{DD} =1.8V, V _{CS} =0V	150	300	600	KΩ

表 6

*1.并没有在高温以及低温的条件下进行筛选, 因此只保证在此温度范围下的设计规格。

(2) 检测延迟时间参数 (除特殊注明以外 $T_a=+25^{\circ}\text{C}$)

项目	符号	条件	最小值	典型值	最大值	单位
过充电检测延迟时间	T_{OC}	$V_{DD}=3.9V\sim 4.5V$	$T_{OC} \times 0.7$	T_{OC}	$T_{OC} \times 1.3$	ms
过放电检测延迟时间	T_{OD}	$V_{DD}=3.6V\sim 2.0V$	$T_{OD} \times 0.7$	T_{OD}	$T_{OD} \times 1.3$	ms
放电过流检测延迟时间	T_{DIP}	$V_{DD}=3.5V, V_{CS}=0.35V$	$T_{DIP} \times 0.6$	T_{DIP}	$T_{DIP} \times 1.4$	ms
充电过流检测延迟时间	T_{CIP}	$V_{DD}=3.5V, V_{CS}=-0.3V$	$T_{CIP} \times 0.6$	T_{CIP}	$T_{CIP} \times 1.4$	ms
负载短路检测延迟时间	T_{SIP}	$V_{DD}=3.5V, V_{CS}=1.6V$	$T_{SIP} \times 0.6$	T_{SIP}	$T_{SIP} \times 1.4$	μs

表 7

Shenzhen DWAVE Technology Co., Ltd

测试方法及测试电路

注意:

在未经特别说明的情况下, **OC**端子的输出电压 (V_{OC}), **OD**端子的输出电压 (V_{OD}) 的“‘H’”, “‘L’”的判定是以N沟道FET的阈值电压 ($1.0V$) 为基准。此时, **OC**端子请以**V_{CS}**为基准、**OD**端子请以**V_{SS}**为基准进行判定。

① 过充电检测电压、过充电释放电压 (测试电路 1)

设置 $V1=3.5V$ 后, 将 $V1$ 缓慢提升至 $V_{OC}=\text{“H”}\rightarrow\text{“L”}$ 时, **VDD** 端子-**VSS** 端子间电压即为过充电检测电压 (V_{CU})。然后, 将 $V1$ 缓慢下降至 $V_{OC}=\text{“L”}\rightarrow\text{“H”}$ 时, **VDD** 端子-**VSS** 端子间电压即为过充电释放电压 (V_{CR})。

② 过放电检测电压、过放电释放电压 (测试电路 2)

设置 $V1=3.5V$, $V2=0V$ 后, 将 $V1$ 缓慢下降至 $V_{OD}=\text{“H”}\rightarrow\text{“L”}$ 时, **VDD** 端子-**VSS** 端子间电压即为过放电检测电压 (V_{DU})。将 $V1$ 缓慢提升至 $V_{OD}=\text{“L”}\rightarrow\text{“H”}$ 时, **VDD** 端子-**VSS** 端子间电压即为过放电释放电压 (V_{DR})。

③ 放电过电流检测电压 (测试电路 2)

设置 $V1=3.5V$, $V2=0V$ 后, 在瞬间 ($10\mu s$ 以内) 将 $V2$ 提升, 从电压提升后开始到 $V_{OD}=\text{“H”}\rightarrow\text{“L”}$ 为止的时间, 若在放电过电流延迟时间的最小值和最大值之间, 则 **CS** 端子-**VSS** 端子间电压即为放电过电流检测电压 (V_{DIP})。

④ 负载短路检测电压 (测试电路 2)

设置 $V1=3.5V$, $V2=0V$ 后, 在瞬间 ($10\mu s$ 以内) 将 $V2$ 提升, 从电压提升后开始到 $V_{OD}=\text{“H”}\rightarrow\text{“L”}$ 为止的时间, 若在负载短路延迟时间的最小值和最大值之间, 则 **CS** 端子-**VSS** 端子间电压即为负载短路检测电压 (V_{SIP})。

⑤ 充电过电流检测电压 (测试电路 2)

设置在 $V1=3.5V$, $V2=0V$ 后, 在瞬间 ($10\mu s$ 以内) 将 $V2$ 降低, 从电压降低后开始到 $V_{OC}=\text{“H”}\rightarrow\text{“L”}$ 为止的延迟时间, 若在充电过电流延迟时间的最小值和最大值之间, 则 **CS** 端子-**VSS** 端子间电压即为充电过电流检测电压 (V_{CIP})。

⑥ 工作电流 (测试电路 2)

设置 $V1=3.5V$, $V2=0V$ 后 (通常状态), 流经 **VDD** 端子的电流 (I_{DD}) 即为工作电流。

⑦ 休眠时耗电流、过放电时耗电流 (测试电路 2)

a. 有休眠功能

设置 $V1=2V$, $V2=0V$ 后, 将 $V2$ 在 $10\mu s$ 内升至 $2V$, 流经 **VDD** 端子的电流 (I_{DD}) 即为休眠时耗电流。

b. 无休眠功能

设置 $V1=2V$, $V2=0V$ 后, 将 $V2$ 在 $10\mu s$ 内升至 $2V$, 流经 **VDD** 端子的电流 (I_{DD}) 即为过放电时耗电流。

⑧ **CS** 端子-**VDD** 端子间电阻 (测试电路 3)

设置 $V1=1.8V$, $V2=0V$ 后, **CS** 端子-**VDD** 端子间电阻即为 **CS**-**VDD** 端子间电阻 (R_{CSD})。

⑨ **CS** 端子-**VSS** 端子间电阻 (测试电路 3)

设置 $V1=3.5V$, $V2=1.0V$ 后, CS 端子-VSS 端子间电阻即为 CS-VSS 端子间电阻 (R_{CSS})。

(10) OC 输出“H”阻抗 (测试电路 4)

设置 $V1=3.5V$, $V2=0V$, $V3=3.0V$ 后, OC 端子电阻即为 OC 输出“H”阻抗 (R_{CH})。

(11) OC 输出“L”阻抗 (测试电路 4)

设置 $V1=4.5V$, $V2=0V$, $V3=0.5V$ 后, OC 端子电阻即为 OC 输出“L”阻抗 (R_{CL})。

(12) OD 输出“H”阻抗 (测试电路 4)

设置 $V1=3.5V$, $V2=0V$, $V4=3.0V$ 后, OD 端子电阻即为 OD 输出“H”阻抗 (R_{DH})。

(13) OD 输出“L”阻抗 (测试电路 4)

设置 $V1=2.0V$, $V2=0V$, $V4=0.5V$ 后, OD 端子电阻即为 OD 输出“L”阻抗 (R_{DL})。

(14) 过充电检测延迟时间 (测试电路 5)

设置 $V2=0V$ 后, 从过充电检测电压 (V_{CU}) $-0.2V$ 开始, 在瞬间 ($10\mu s$ 以内) 将 $V1$ 提升至过充电检测电压 (V_{CU}) $+0.2V$ 、且 $V_{OC}=\text{“H”}\rightarrow\text{“L”}$ 为止的时间即为过充电检测延迟时间 (T_{OC})。

(15) 过放电检测延迟时间 (测试电路 5)

设置 $V2=0V$ 后, 从过放电检测电压 (V_{DU}) $+0.2V$ 开始, 在瞬间 ($10\mu s$ 以内) 将 $V1$ 下降至过放电检测电压 (V_{DU}) $-0.2V$ 、且 $V_{OD}=\text{“H”}\rightarrow\text{“L”}$ 为止的时间即为过放电检测延迟时间 (T_{OD})。

(16) 放电过电流检测延迟时间 (测试电路 5)

设置 $V1=3.5V$, $V2=0V$ 后, 从 $0V$ 开始, 在瞬间 ($10\mu s$ 以内) 将 $V2$ 提升至 $0.35V$ 、且 $V_{OD}=\text{“L”}$ 为止的时间即为放电过电流检测延迟时间 (T_{DIP})。

(17) 负载短路检测延迟时间 (测试电路 5)

设置 $V1=3.5V$, $V2=0V$ 后, 从 $0V$ 开始, 在瞬间 ($10\mu s$ 以内) 将 $V2$ 提升至 $1.6V$ 、且 $V_{OD}=\text{“L”}$ 为止的时间即负载短路检测延迟时间 (T_{SIP})。

(18) 充电过电流检测延迟时间 (测试电路 5)

设置 $V1=3.5V$, $V2=0V$ 后, 从 $0V$ 开始, 在瞬间 ($10\mu s$ 以内) 将 $V2$ 降低至 $-0.3V$ 、且 $V_{OC}=\text{“L”}$ 为止的时间即为充电过电流检测延迟时间 (T_{CIP})。

(19) 开始向 $0V$ 电池充电的充电器电压 (“允许”向 $0V$ 电池充电的功能) (测试电路 2)

设置 $V1=V2=0V$ 后, 将 $V2$ 缓慢下降, 当 $V_{OC}=\text{“H”}$ ($V_{CS}+0.1V$ 以上) 时的 VDD 端子-CS 端子间电压即为开始向 $0V$ 电池充电的充电器电压 (V_{OCH})。

② 禁止向 0V 电池充电的电池电压 (“禁止”向 0V 电池充电的功能) (测试电路 2)

设置 $V1=0V$, $V2=-4V$ 后, 将 $V1$ 缓慢提升, 当 $V_{oc}="H"$ ($V_{cs}+0.1V$ 以上) 时的 VDD 端子- VSS 端子间电压即为禁止向 0V 电池充电的电池电压 (V_{0IN})。

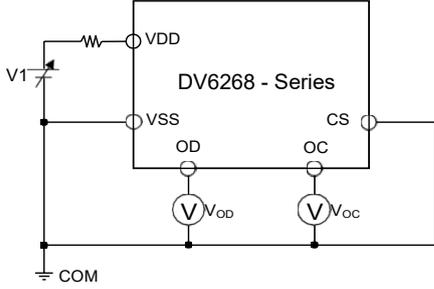


图 3: (测试电路 1)

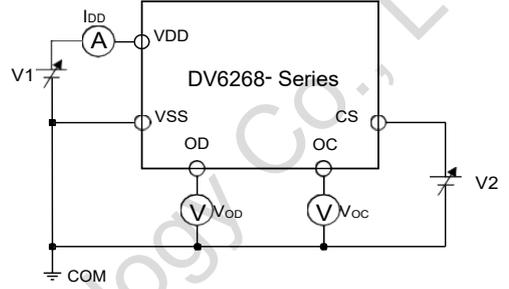


图 4: (测试电路 2)

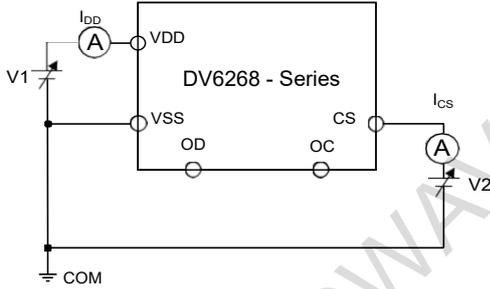


图 5: (测试电路 3)

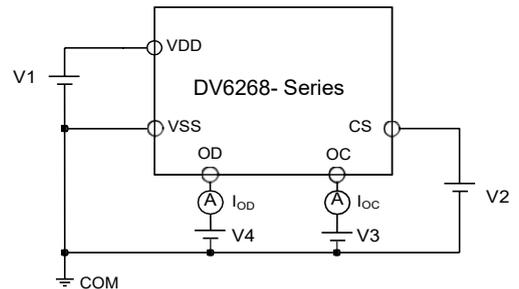


图 6: (测试电路 4)

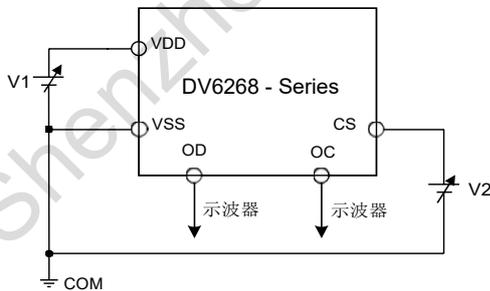


图 7: (测试电路 5)

电池保护 IC的典型应用示例

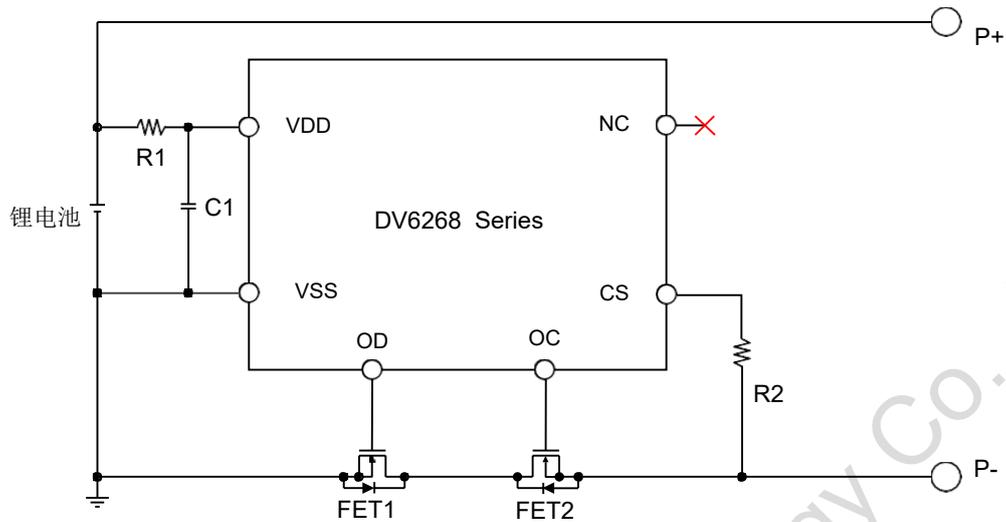


图 8

外接元器件参数表

位号	器件名称	用途	最小值	典型值	最大值	说明
R1	电阻	限流、稳定 VDD、加强 ESD	100Ω	470Ω	1kΩ	*1
R2	电阻	限流	300Ω	2kΩ	4kΩ	*2
C1	电容	滤波，稳定 VDD	0.01μF	0.1μF	1.0μF	*3
FET1	N-MOSFET	放电控制	-	-	-	*4
FET2	N-MOSFET	充电控制	-	-	-	*5

表 8

*1、R1 连接过大电阻，由于耗电流会在 R1 上产生压降，影响检测电压精度。当充电器反接时，电流从充电器流向 IC，若 R1 过大有可能导致 VDD-VSS 端子间电压超过绝对最大额定值的情况发生。

*2、R2 连接过大电阻，当连接高电压充电器时，有可能导致不能切断充电电流的情况发生。但为控制充电器反接时的电流，请尽可能选取较大的阻值。

*3、C1 有稳定 VDD 电压的作用，请不要连接 0.1μF 以下的电容。

*4、使用 MOSFET 的阈值电压在过放电检测电压以上时，可能导致在过放电保护之前停止放电。

*5、门极和源极之间耐压在充电器电压以下时，N-MOSFET 有可能被损坏。

注意

1. 上述参数有可能不经预告而作更改。

2. 上述电池保护 IC 的连接例以及参数并不作为保证电路工作的依据。请在实际的应用电路上进行充分的实测后再设定参数。

工作说明

备注：请参阅““电池保护 IC 的连接示例””。

(1) 通常状态

DV6268系列是通过监测连接在VDD-VSS端子间的电池电压以及CS-VSS端子间的电压差，来控制充电和放电。电池电压在过放电检测电压 (V_{DU}) 以上且在过充电检测电压 (V_{CU}) 以下、CS端子的电压在充电过电流检测电压 (V_{CIP}) 以上且在放电过电流检测电压 (V_{DIP}) 以下的情况下，充电控制用FET和放电控制用FET的双方均被打开，这种状态称为通常状态，可以自由地进行充电和放电。在通常状态下，没有连接CS-VDD端子间电阻 (R_{CSD}) 和CS-VSS端子间电阻 (R_{CSS})。

注意：

初次连接电池时，有可能处于不能进行放电的状态。此时，通过短路CS端子和VSS端子，或连接充电器使CS端子电压在充电过电流检测电压 (V_{CIP}) 以上，且在放电过电流检测电压 (V_{DIP}) 以下，就能恢复到通常状态。

(2) 过充电状态

在充电中，通常状态的电池电压若超过过充电检测电压 (V_{CU})，且这种状态保持在过充电检测延迟时间 (T_{OC}) 以上的情况下，会关闭充电控制用FET而停止充电，这种状态称为过充电状态。在过充电状态下，没有连接CS-VDD端子间电阻 (R_{CSD}) 及CS-VSS端子间电阻 (R_{CSS})。

过充电状态的解除，分为如下的2种情况：

a. 如果CS端子电压在充电过电流检测电压 (V_{CIP}) 以上且在放电过电流检测电压 (V_{DIP}) 以下的情况下，当电池电压降低到过充电释放电压 (V_{CR}) 以下时，即可解除过充电状态。

b. 如果CS端子电压在放电过电流检测电压 (V_{DIP}) 以上的情况下，当电池电压降低到过充电检测电压 (V_{CU}) 以下时，即可解除过充电状态。

检测出过充电之后，连接负载开始放电，由于放电电流通过充电控制用FET的内部寄生二极管流动，因此CS端子电压比VSS端子增加了内部寄生二极管的 V_f 电压。此时，如果CS端子电压在放电过电流检测电压 (V_{DIP}) 以上的情况下，当电池电压在过充电检测电压 (V_{CU}) 以下时，即可解除过充电状态。

注意：

1. 对于超过过充电检测电压 (V_{CU}) 而被充电的电池，即使连接了较大值的负载，也不能使电池电压下降到过充电检测电压 (V_{CU}) 以下的情况下，在电池电压下降到过充电检测电压 (V_{CU}) 为止，放电过电流以及负载短路检测是不能发挥作用的。但是，实际上电池的内部阻抗有数十 $m\Omega$ ，在连接了可使过电流发生的较大值负载的情况下，因为电池电压会马上降低，因此放电过电流以及负载短路检测是可以发挥作用的。

2. 在检测到过充电后，并保持连接充电器的情况下，即使电池电压下降到过充电释放电压 (V_{CR}) 以下，也不能解除过充电状态。通过断开与充电器的连接，CS端子电压上升到充电过电流检测电压 (V_{CIP}) 以上时，才可解除过充电状态。

(3) 过放电状态

当通常状态下的电池电压在放电过程中低于过放电检测电压 (V_{DU})，且这种状态保持在过放电检测延迟时间 (T_{OD}) 以上的情况下，会关闭放电控制用FET而停止放电，这种状态称为过放电状态。在过放电状态下，CS端子通过IC内部的CS-VDD端子间电阻 (R_{CSD}) 被上拉。在过放电状态下，没有连接CS端子-VSS端子间电阻 (R_{CSS})。

a. 有休眠功能

在过放电状态下，当CS-VDD端子间电压差降低到 $V_{DD}/2$ （典型值）以下时，消耗电流将减少到休眠时消耗电流 (I_{PD})，这种状态称为休眠状态。通过连接充电器，使CS端子电压降低到 $V_{DD}/2$ 以下，来解除休眠状态。

- 连接充电器，在 $V_{DD}/2 > CS$ 端子电压 $> V_{CIP}$ 的情况下，电池电压在 V_{DR} 以上时，解除过放电状态。
- 连接充电器，在 $V_{CIP} \geq CS$ 端子电压的情况下，电池电压在 V_{DU} 以上时，解除过放电状态。

b. 无休眠功能

在过放电状态下，即使CS-VDD端子间电压差降低到 $V_{DD}/2$ （典型值）以下，休眠功能也不工作。过放状态的解除条件如下：

- 在不连接充电器情况下，电池电压在 V_{DR} 以上时，解除过放电状态。
- 在连接充电器， $V_{CIP} \geq CS$ 端子电压的情况下，电池电压在 V_{DU} 以上时，解除过放电状态。

(4) 放电过电流状态（放电过电流、负载短路）

处于通常状态下的电池，当放电电流达到所定值以上时，会导致CS端子的电压上升到放电过电流检测电压 (V_{DIP}) 以上，若这种状态持续保持在放电过电流检测延迟时间 (T_{DIP}) 以上的情况下，会关闭放电控制用FET而停止放电，这种状态称为放电过电流状态。

在放电过电流状态中，IC内部的CS端子-VSS端子之间可通过CS-VSS端子之间内部电阻 (R_{CSS}) 来进行短路。但是，在连接着负载的期间，CS端子的电压由于连接着负载而变为VDD电位，若完全脱离与负载的连接，则CS端子恢复回VSS电位，CS端子电压降低到放电过电流检测电压 (V_{DIP}) 以下时，即可从放电过电流状态恢复回通常状态。在负载短路状态中，CS端子电压降低到负载短路检测电压 (V_{SIP}) 以下时，即可从负载短路状态恢复回通常状态。

另外，当连接上充电器后，如果CS端子电压降低到放电过电流检测电压 (V_{DIP}) 以下，也会从放电过电流状态恢复到通常状态。在放电过电流检测状态下，没有连接CS-VDD端子间电阻 (R_{CSD})。

(5) 充电过电流状态

在通常状态下的电池，由于充电电流在额定值以上，会导致CS端子的电压降低到充电过电流检测电压 (V_{CIP}) 以下，若这种状态持续保持在充电过电流检测延迟时间 (T_{CIP}) 以上的情况下，会关闭充电控制用FET而停止充电，这种状态称为充电过电流状态。

DV6268系列如果断开充电器而使CS端子电压恢复到充电过电流检测电压 (V_{CIP}) 以上时，即可从充电过电流状态恢复到通常状态。在过放电状态下，充电过电流检测功能不工作。在充电过电流检测状态下，没有连接CS-VDD端子间电阻 (R_{CSD}) 和CS-VSS端子间电阻 (R_{CSS})。

(6) “允许”向0V 电池充电的功能

已被连接的电池的电压因自身放电，从变为0V时的状态下开始进行充电的功能。在P+端子与P-端子之间连接充电器，当充电器电压在开始向0V电池充电的充电器电压（ V_{0CH} ）以上时，充电控制用FET的门极电压会被固定为VDD端子电压。借助于充电器电压，当充电控制用FET的门极和源极间电压达到导通电压以上时，充电控制用FET将被导通而开始进行充电。此时，放电控制用FET被截止，充电电流会流经放电控制用FET的内部寄生二极管而流入。在电池电压变为过放电释放电压（ V_{DR} ）以上时而恢复回通常状态。

注意

1. 有可能存在被完全放电后，不推荐再一次进行充电的锂离子电池。这是由于锂离子电池的特性而决定的，所以当决定“允许”或“禁止”向0V电池充电的功能时，请向电池厂商确认详细情况。

2. 对于充电过电流检测功能来说，向0V电池充电的功能更具优先权。因此，“允许”向0V电池充电的产品，在电池电压比过放电检测电压（ V_{Du} ）还低时会被强制地充电，而不能进行充电过电流的检测工作。

(7) “禁止”向0V 电池充电的功能

连接了内部短路的电池（0V电池）时，禁止充电的功能。电池电压在禁止向0V电池充电的电池电压（ V_{0IN} ）以下时，充电控制用FET的门极被固定在P-端子电压，从而禁止充电。当电池电压在禁止向0V电池充电的电池电压（ V_{0IN} ）以上时，可以进行充电。

注意

有可能存在被完全放电后，不推荐再一次进行充电的锂离子电池。这是由于锂离子电池的特性而决定的，所以当决定“允许”或“禁止”向0V电池充电的功能时，请向电池厂商确认详细情况。

工作时序图

(1) 过充电检测、过放电检测（假设为恒流状态下的充电）

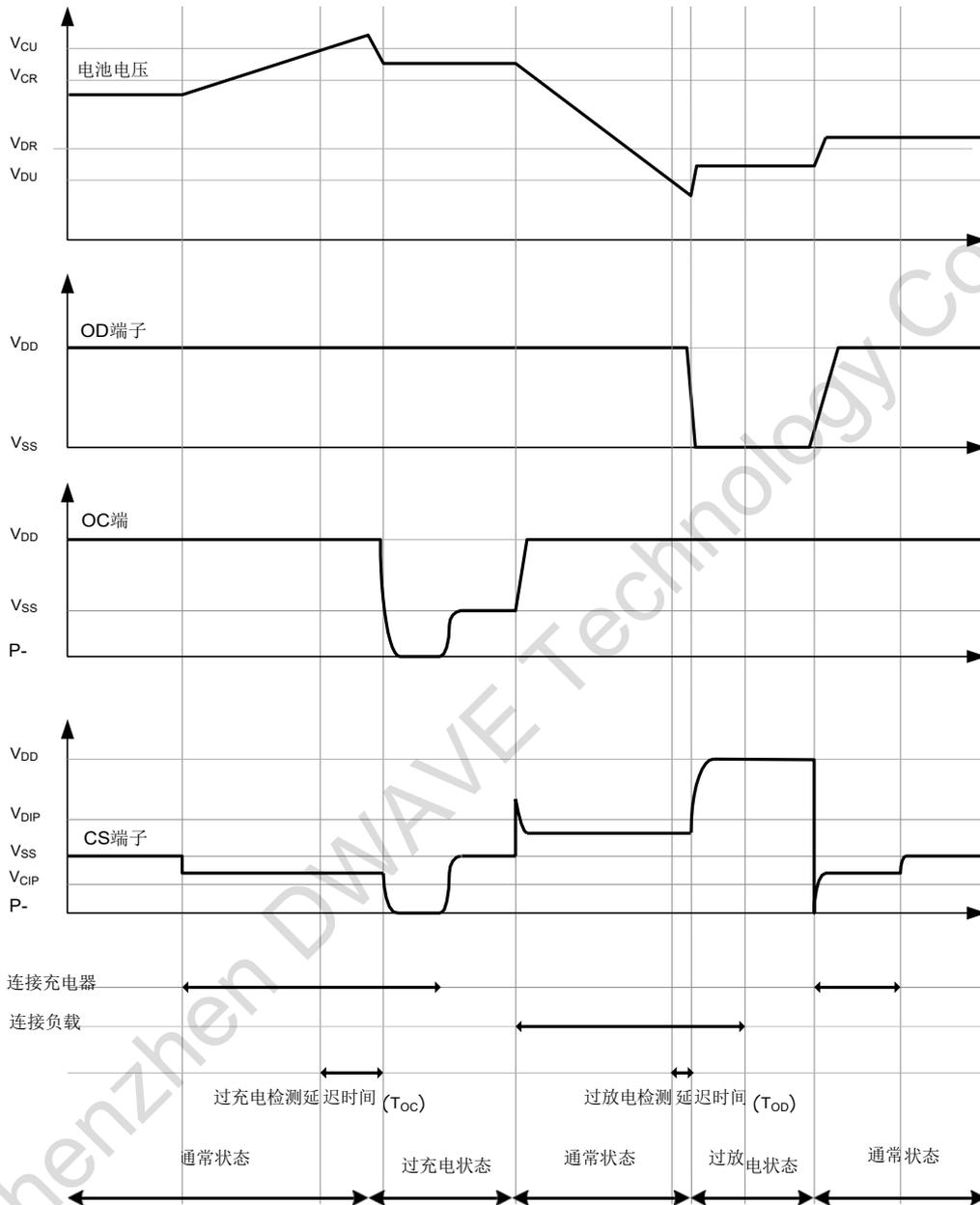


图 9

(2) 放电过电流检测

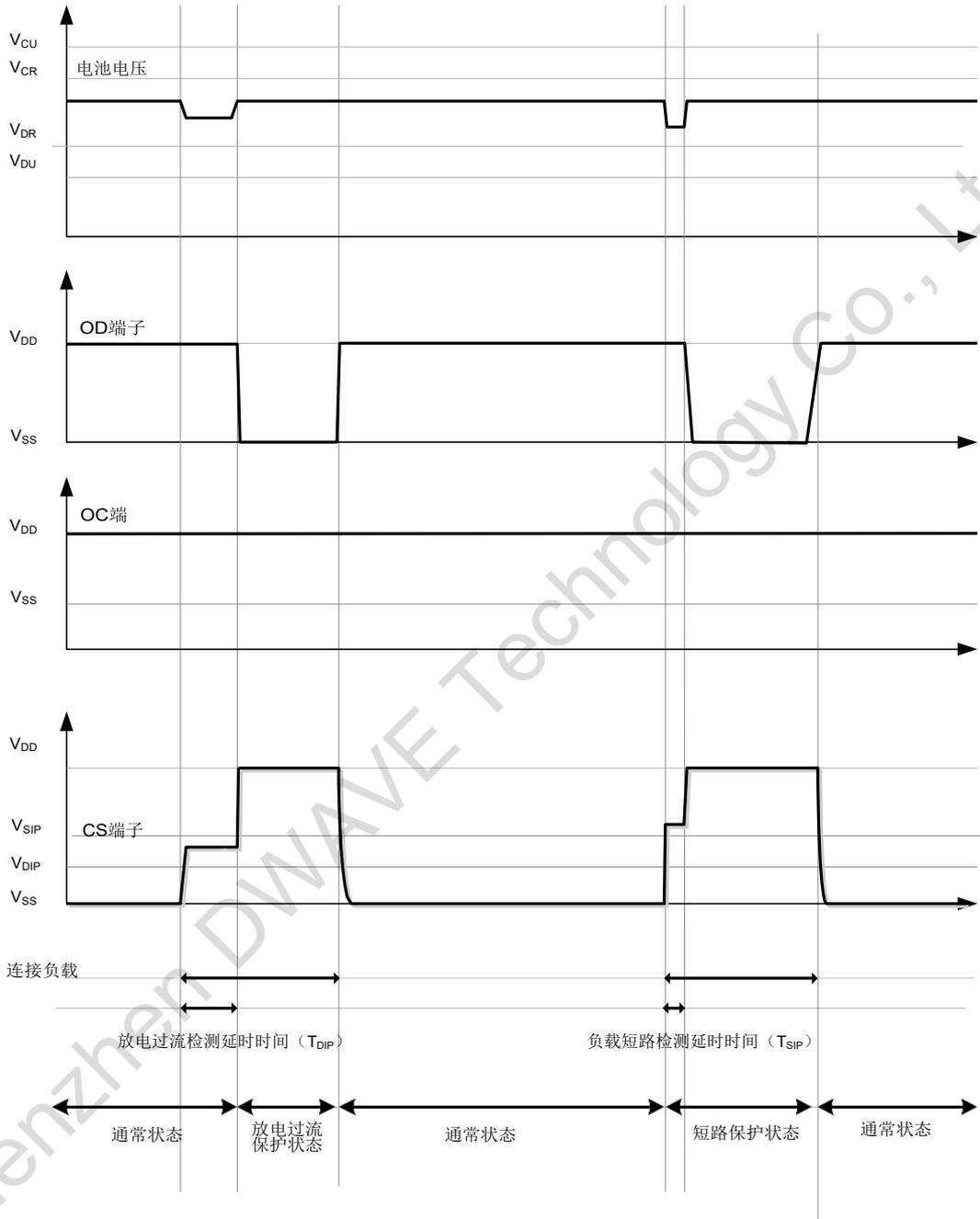


图 10

(3) 充电过电流检测 (假设为恒流状态下的充电)

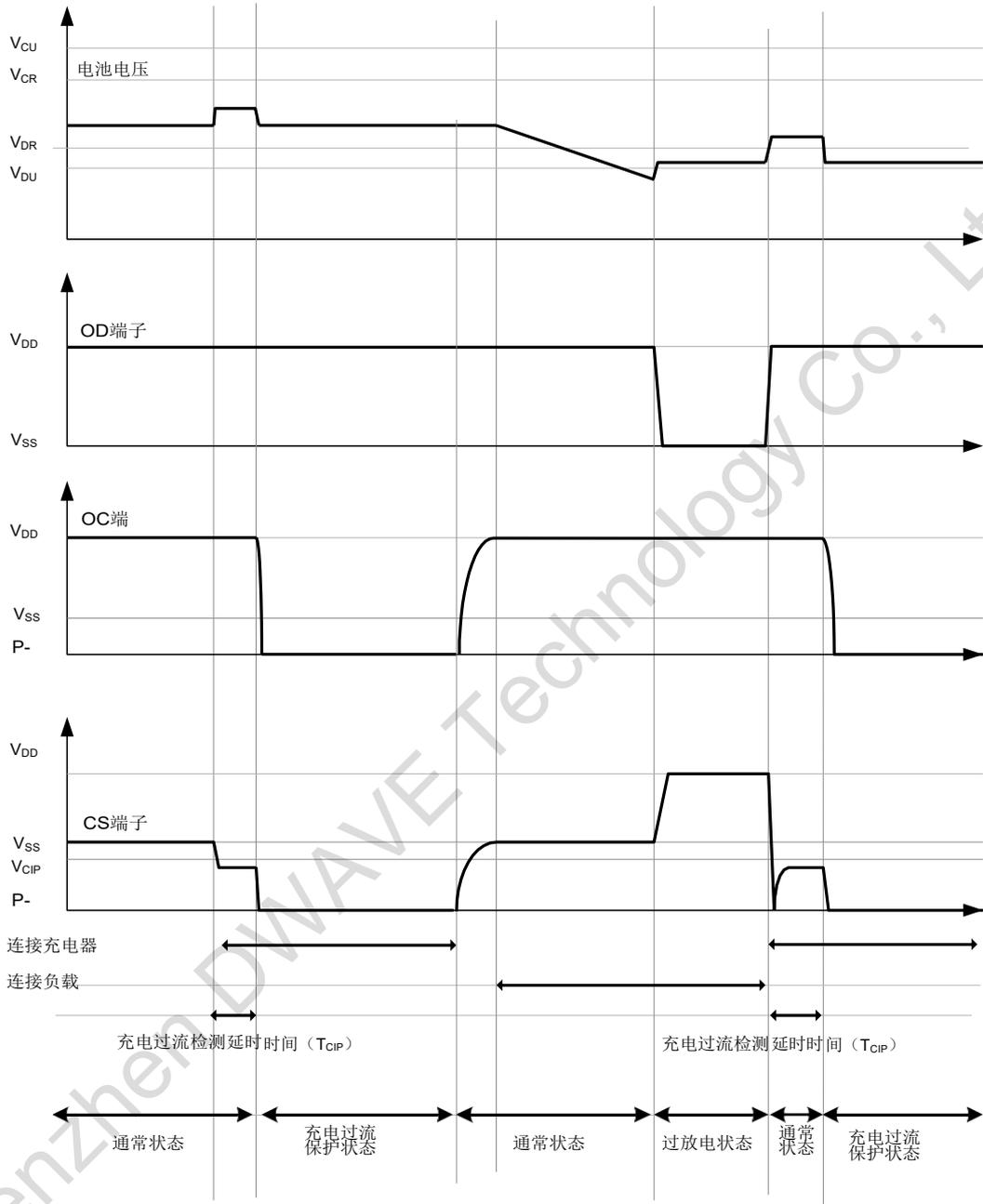
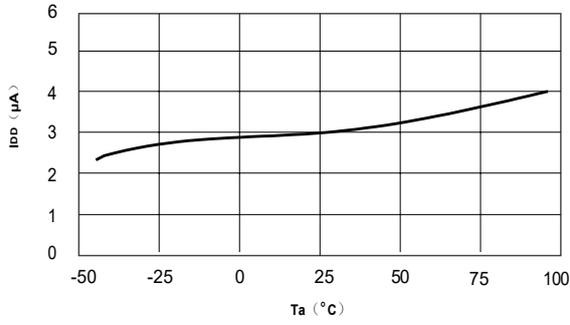


图 11

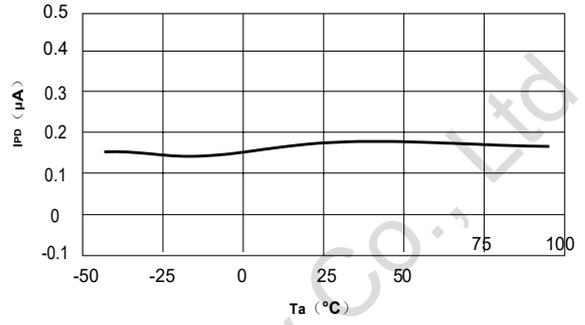
各种特性数据 (典型数据)

(1) 消耗电流

<I_{DD}-Ta>

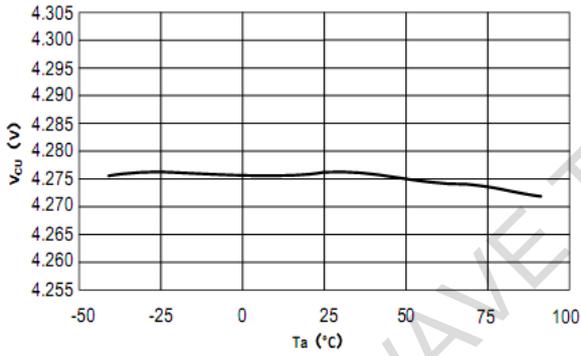


<I_{PD}-Ta>

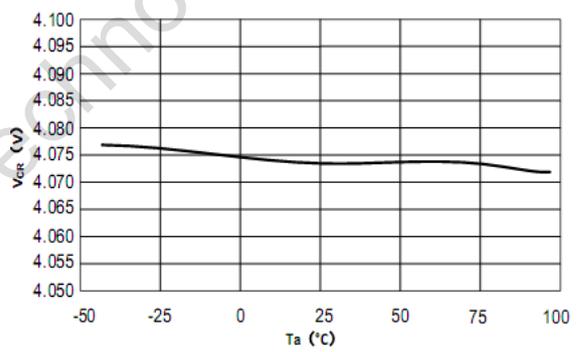


(2) 过充电检测/释放电压、过放电检测/释放电压、过电流检测电压以及各延迟时间

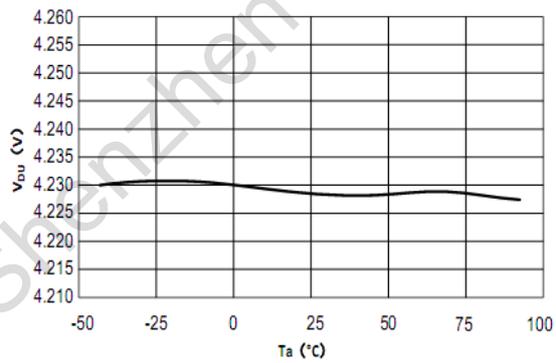
<V_{CU}-Ta>



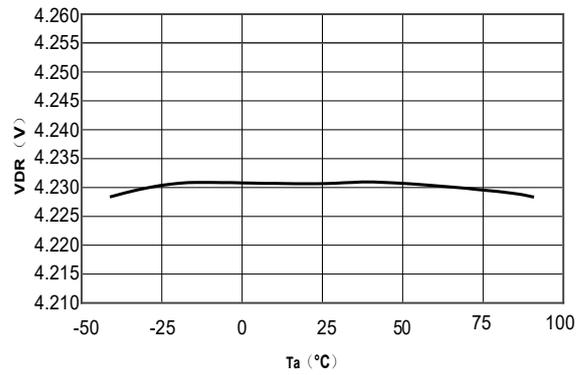
<V_{CR}-Ta>



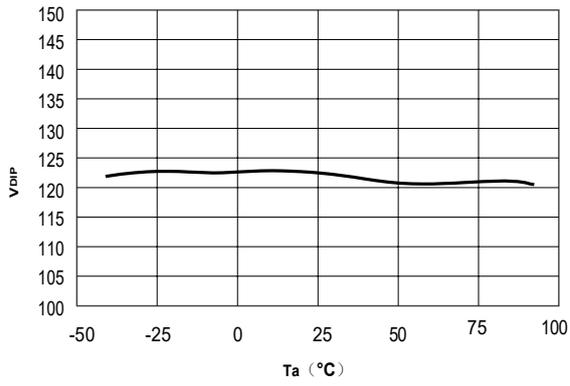
<V_{DU}-Ta>



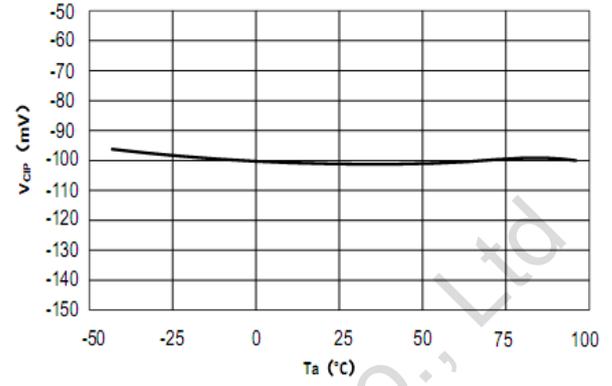
<V_{DR}-Ta>



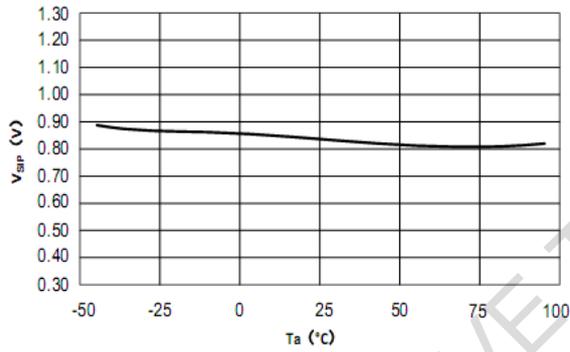
<V_{DIP}-Ta>



<V_{CIP}-Ta>

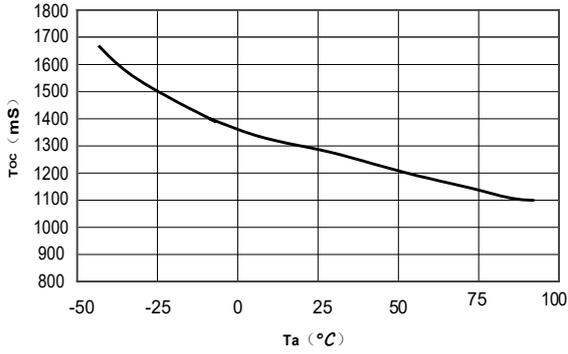


<V_{SIP}-Ta>

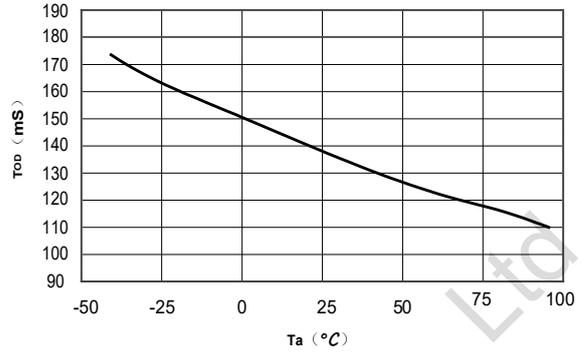


Shenzhen DWAVE Technology Co., Ltd

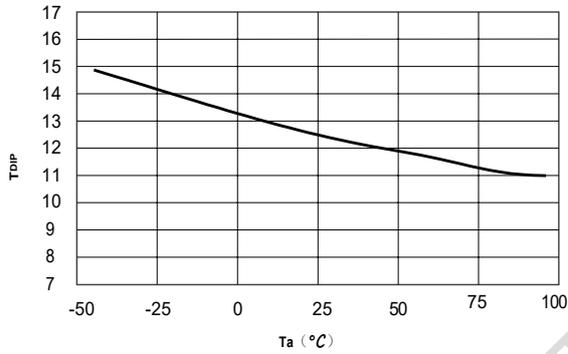
<Toc-Ta>



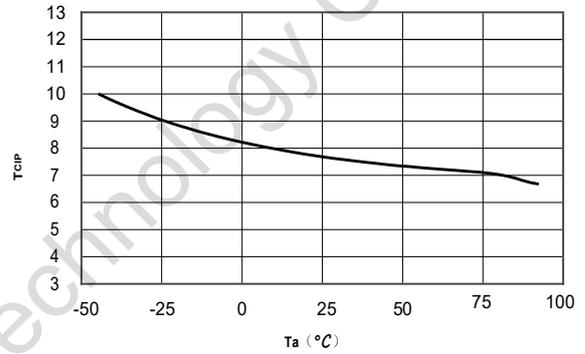
<Tob-Ta>



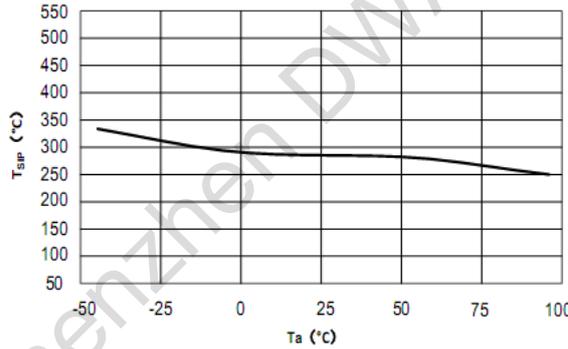
<TDIP-Ta>



<TCIP-Ta>

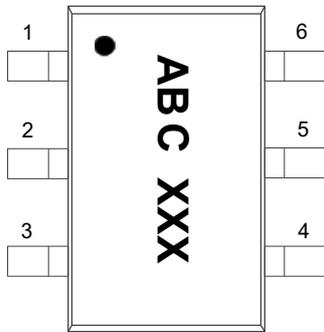


<TSIP-Ta>



标记&规格

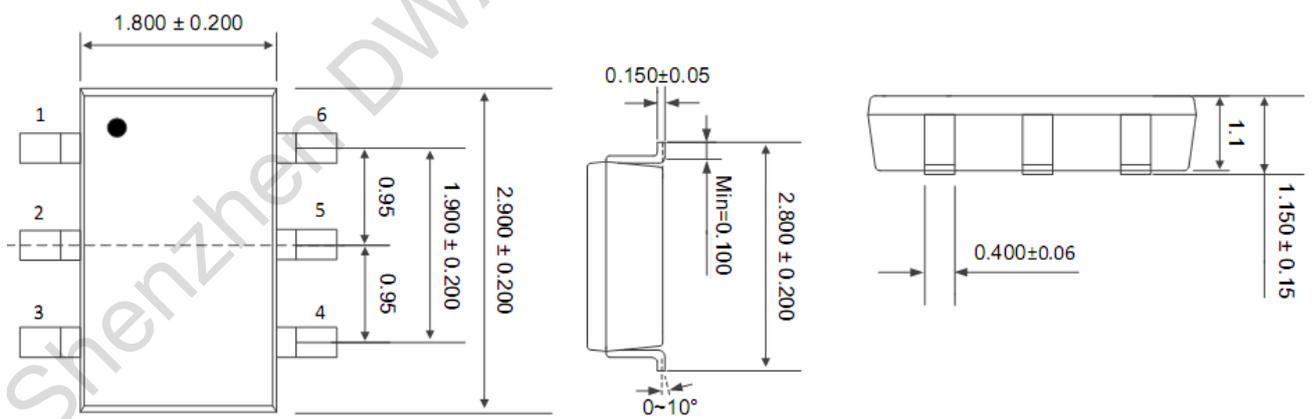
(1) 标记



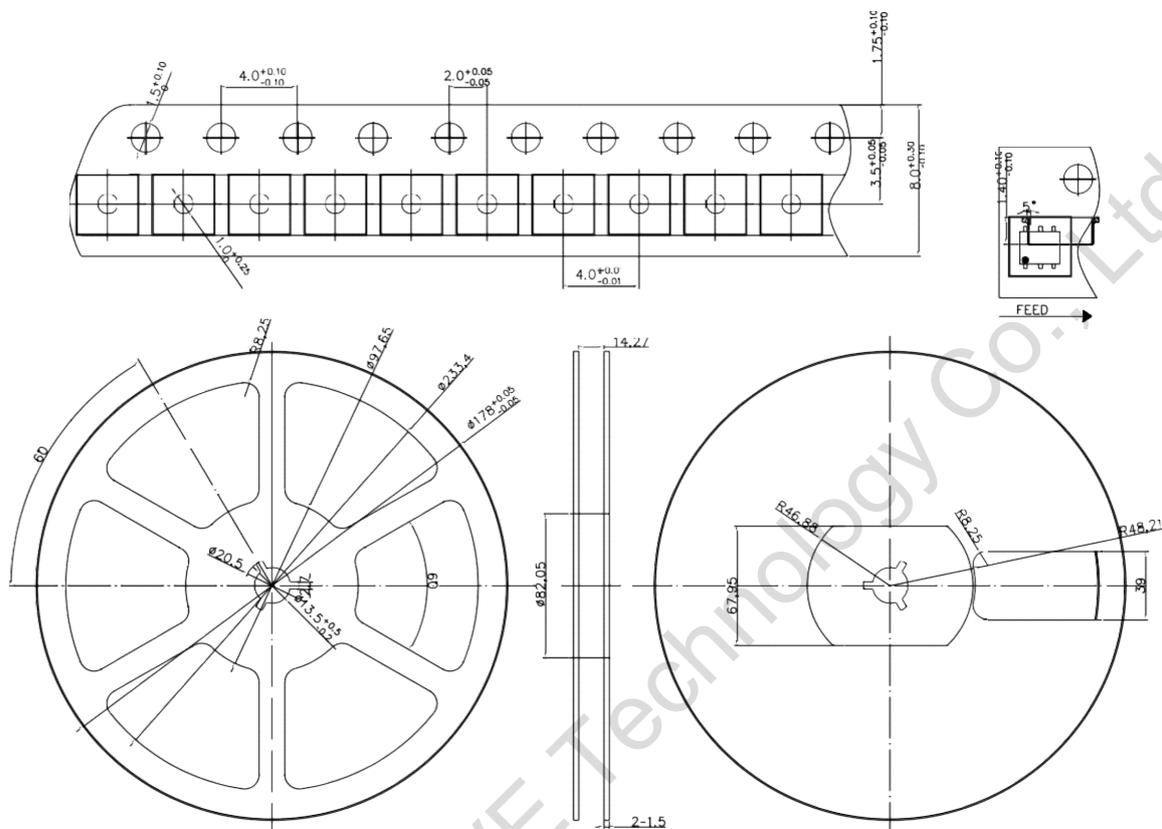
- AB : 序列号
- C : 延迟时间代码
- XXX : 生产代码

(2) 规格

SOT23-6



包装规格



说明

- (1) 单位为mm;
- (2) 引脚的颜色是银色。

注意事项:

- (1) 请注意输入输出电压、负载电流的使用条件,使 IC 内的功耗不超过封装的容许功耗。
- (2) 本 IC 虽内置防静电保护电路,但请不要对 IC 施加超过保护电路性能的过大静电。
- (3) 使用本公司的 IC 生产产品时,如因其产品中对该 IC 的使用方法或产品的规格,或因进口国等原因,包含本 IC 产品在内的制品发生专利纠纷时,本公司概不承担相应责任。